

### 2 線式シリアルインターフェース高精度RTC IC

NO.JA-227-100628

#### ■ 概要

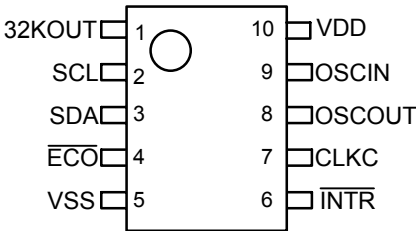
R2221L/T, R2223L/Tは、2線式シリアルインターフェース(I<sup>2</sup>Cバス)のリアルタイムクロックICです。ホストとの接続は2本(SCL,SDA)の信号線で行います。6種の割込み発生機能、2系統のアラーム機能、パワーオン時等でデータの有効判定に応用可能な発振停止検出機能、電源電圧監視機能、外部マイコンのサブクロック用32kHzクロック出力(CMOS出力、コントロール端子付)機能、時計を高精度に合わせ込むデジタル式時計誤差補正機能を備えています。さらに、発振回路は定電圧駆動されているため、発振周波数の電圧変動が少なく、超低消費電流(Typ.0.18  $\mu$ A : 3V時)を実現しています。発振回路用の抵抗、容量はすべて内蔵されているため、水晶振動子を外付けするだけで発振可能です。パッケージはTSSOP10G(4.0x2.9x0.85:R2221T, R2223T)と超小型のEQFN12(開発中 1.8x1.8x0.4:R2221L, R2223L)があります。

#### ■ 特長

- 時計動作電源電圧 0.9V~5.5V (TYP品では0.6V~5.5V)
- 超低消費電流 0.18 $\mu$ A TYP(計時動作、32Kクロック出力非動作、ECOモード時) at VDD=3V
- I<sup>2</sup>Cバス準拠(SCL,SDA)シリアルインターフェース
- 時計(時・分・秒)、カレンダー(年・月・日・曜日)のカウンタ機能(BCDコード)
- CPUに対する割込み発生機能(周期1ヶ月~0.5秒 割込みフラグ,割込み停止機能付)
- 2系統のアラーム機能(Alarm\_W:曜日・時・分、Alarm\_D:時・分)
- 発振モード選択機能 (水晶振動子により最適な発振モードを選択可能。R2221L/Tは端子で選択、R2223L/Tはレジスタで選択)
- 32768Hzクロック出力 (CMOS出力、コントロール端子付)
- 内部データの有効無効判定のための発振停止検出機能
- 電源電圧監視機能
- 2099年までのうるう年自動判別
- 12/24時間制の選択可能
- 高精度な時計誤差補正回路内蔵
- CMOS構造
- パッケージ TSSOP10G(4.0x2.9x1.0:R2221T, R2223T) EQFN12(開発中 1.8x1.8x0.4:R2221L, R2223L)

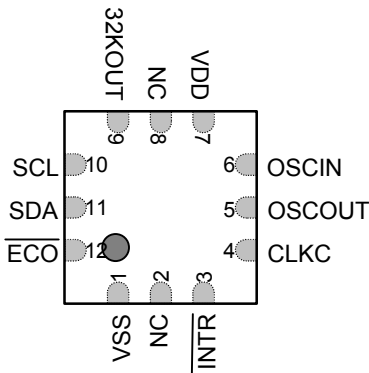
■ 端子接続図

R2221T(TSSOP10G)



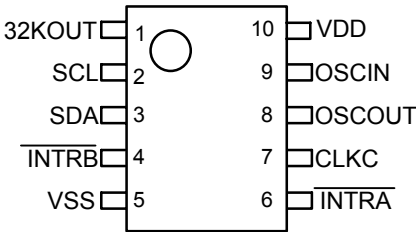
TOP VIEW

R2221L(EQFN12:開発中)



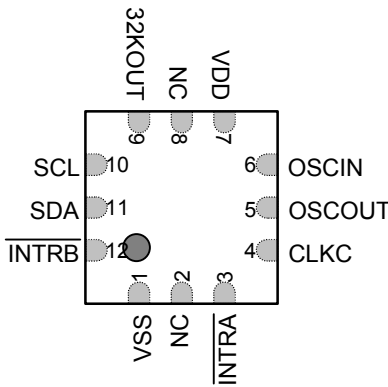
TOP VIEW

R2223T(TSSOP10G)



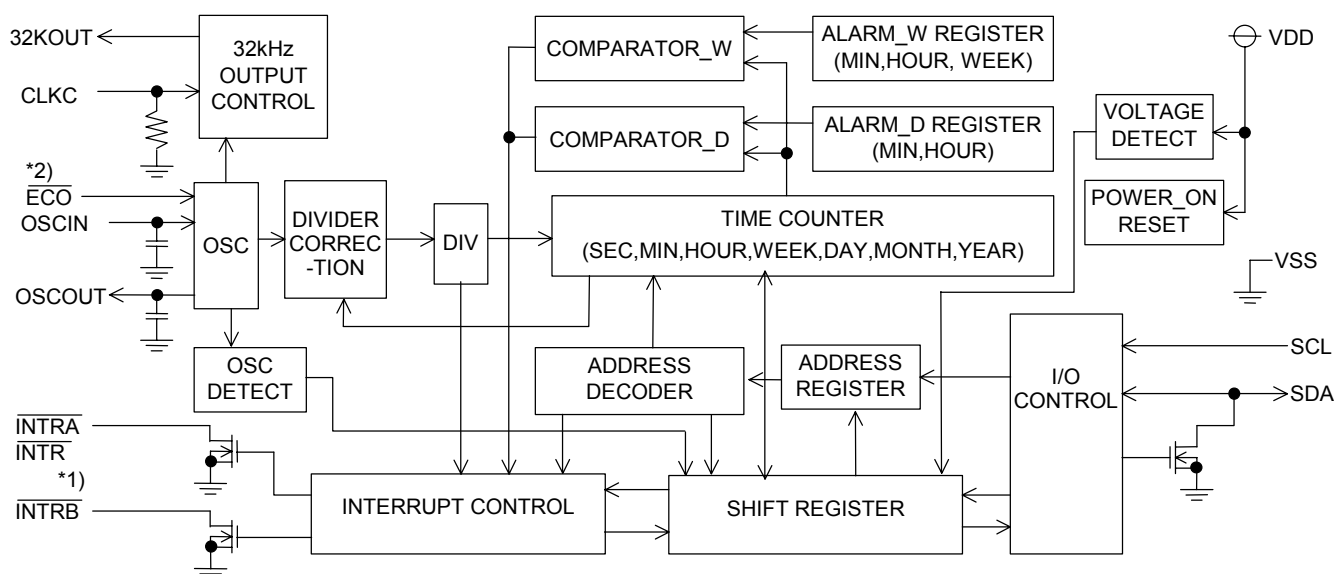
TOP VIEW

R2223L(EQFN12:開発中)



TOP VIEW

## ■ ブロック図



\*1) R2221L/Tは  $\overline{\text{INTR}}$ 、R2223L/Tは  $\overline{\text{INTRA}}$ 。R2221Tには  $\overline{\text{INTRB}}$  はありません。

\*2)  $\overline{\text{ECO}}$  端子はR2221L/Tのみ。R2223L/Tは内部レジスタによりECOモード選択可能。

## ■ セレクションガイド

R2221L/T, R2223L/Tはパッケージを用途に応じて選択してすることができます。

製品名	パッケージ	1リール個数	鉛フリー	備考
R2221T-E2-F	TSSOP10G	2000個	○	
R2221L-E2	EQFN12	4000個	○	開発中
R2223T-E2-F	TSSOP10G	2000個	○	
R2223L-E2	EQFN12	4000個	○	開発中

## ■ 端子説明

端子名	名 称	内 容
SCL	シリアルクロック入力	このクロックに同期して、SDA 端子よりデータの入出力を行います。本入力には電源電圧に関係なく 5.5V まで入力可能です。
SDA	シリアル入出力	書き込みデータまたは、読み出しデータを SCL に同期して入出力します。本入力には電源電圧に関係なく 5.5V まで入力可能です。出力は Nch オープンドレインです。
32KOUT	32K クロック出力	32768Hz のクロック出力です。レジスタの設定または CLKC 端子で on/off 可能です。電源が 0V から立ち上がった時、CLKC=H であれば、クロックは出力されます。CMOS 出力です。
CLKC	クロック制御入力	32KOUT 出力のコントロールを行います。“L”またはオープンの時、クロック出力はオフになり、“L”固定になります。プルダウン抵抗を内蔵しています。本入力には電源電圧に関係なく 5.5V まで入力可能です。
$\overline{\text{INTRA}}$ (R2223L/T)	割込み出力 A	CPU に対する定周期割込み及びアラーム割込み(Alarm_D)を出力します。電源を 0V から立ち上げた時は OFF 状態になっています。Nch Open Drain 出力です。VDD 電源電圧に関係なく 5.5v までプルアップ可能です。
$\overline{\text{INTRB}}$ (R2223L/T)	割込み出力 B	CPU に対するアラーム割込み(Alarm_W)を出力します。電源を 0V から立ち上げた時は OFF 状態になっています。Nch Open Drain 出力です。VDD 電源電圧に関係なく 5.5v までプルアップ可能です。
$\overline{\text{INTR}}$ (R2221L/T)	割込み出力	CPU に対する定周期割込み及びアラーム割込み(Alarm_D, Alarm_W)を出力します。電源を 0V から立ち上げた時は OFF 状態になっています。Nch Open Drain 出力です。VDD 電源電圧に関係なく 5.5v までプルアップ可能です。
$\overline{\text{ECO}}$ (R2221L/T)	発振モード選択端子	超低消費電流発振モード(ECO モード)選択端子 “L”の時、超低消費電流発振モードになります。通常は“L”または“H”に固定して使用してください(R2223L/T はレジスタにより超低消費電流発振モード選択可能)。使用には制限があります。詳しくは P.31 の「ECO モード」を参照ください。
VDD VSS	正電源入力 負電源入力	VDD にプラス電源を接続し、VSS を接地します。
OSCIN OSCOUT	発振回路 入出力	OSCIN-OSCOUT 間に 32.768kHz の水晶振動子を接続します。 (その他の発振回路構成部品は内蔵しています。)
NC	未接続端子	

## ■ 絶対最大定格

(V<sub>SS</sub>=0V)

記号	項 目	条 件	定 格 値	単位
V <sub>DD</sub>	電源電圧		-0.3~+6.5	V
V <sub>I</sub>	入力電圧	SCL, SDA, CLKC, $\overline{\text{ECO}}$ *1)	-0.3~+6.5	V
V <sub>O</sub>	出力電圧 1	SDA, $\overline{\text{INTRA}}$ , $\overline{\text{INTRB}}$ $\overline{\text{INTR}}$ *1)	-0.3~+6.5	V
	出力電圧 2	32KOUT	-0.3~V <sub>DD</sub> +0.3	
P <sub>D</sub>	最大消費電力	T <sub>opt</sub> =25°C	300	mW
T <sub>opt</sub>	動作周囲温度		-40~+85	°C
T <sub>stg</sub>	保存温度		-55~+125	°C

\*1) R2221L/T:  $\overline{\text{ECO}}$ ,  $\overline{\text{INTR}}$ 。R2223L/T:  $\overline{\text{INTRA}}$ ,  $\overline{\text{INTRB}}$ 。

## ■ 推奨動作条件

(V<sub>SS</sub>=0V, T<sub>opt</sub>=-40~+85°C)

記 号	項 目	条 件	最小	標準	最大	単位
V <sub>access</sub>	動作電源電圧	AC 特性を保証できる電源電圧	1.5		5.5	V
V <sub>clk</sub>	計時電源電圧	内部時計データを保持できる電源電圧 CGout=CDout=0pF *1)*2)	0.9		5.5	V
V <sub>ckl</sub>	最低計時電源電圧	内部時計データを保持できる最低電源電圧 CGout=CDout=0pF *1)*2)		0.6	0.9	V
V <sub>xstp</sub>	発振停止検出電圧	XSTP=1 *3)となる電源電圧 CGout=CDout=0pF *1)*2)		0.6	0.9	V
f <sub>XT</sub>	水晶発振周波数			32.768		kHz
VPUP	オフ時印加電圧 1	$\overline{\text{INTRA}}$ , $\overline{\text{INTRB}}$ $\overline{\text{INTR}}$ *4)			5.5	V

\*1) CGoutはOSCIN-VSS間に、CDoutはOSCOU-VSS間にICの外部で挿入される容量の値です。R2221L/T, R2223L/TではOSCIN-VSS間およびOSCOU-VSS間に容量を内蔵しており、通常は外部に容量を付加する必要はありません。詳しくはP.30「■発振回路の構成とECOモードと時計誤差の調整」を参照ください。

\*2) 水晶振動子 CL(負荷容量)=6~12.5pF R1(等価直列抵抗)=75~80kΩ(Max.)以下。CL値,R1値,およびECOモードを使用する／しないにより発振回路の調整方法は変わってきます。詳しくはP.30「■発振回路の構成とECOモードと時計誤差の調整」を参照ください。発振回路の構成とECOモードと時計誤差の調整

\*3) XSTPは水晶発振停止検出フラグです。水晶発振停止時にXSTP=1となります。

\*4) R2221L/T:  $\overline{\text{ECO}}$ ,  $\overline{\text{INTR}}$ 。R2223L/T:  $\overline{\text{INTRA}}$ ,  $\overline{\text{INTRB}}$ 。

## ■ DC 電気的特性

指定なき場合:  $V_{SS}=0V$ ,  $V_{DD}=3.0V$ ,  $T_{opt}=-40\sim+85^{\circ}C$  水晶振動子: 32.768KHz

記号	項 目	端 子 名	測定条件	最小	標準	最大	単位
$V_{IH}$	“H” 入力電圧	SCL, SDA, CLKC, $\overline{ECO}$ *1)	$V_{DD}=1.5$ to $5.5V$	$0.8 \times V_{DD}$		5.5	V
$V_{IL}$	“L” 入力電圧			-0.3		$0.2 \times V_{DD}$	
$I_{OH}$	“H” 出力電流	32KOUT	$V_{OH}=V_{DD}-0.5V$			-0.5	mA
$I_{OL1}$	“L” 出力電流	32KOUT	$V_{OL}=0.4V$	0.5			mA
$I_{OL2}$		$\overline{INTRA}$ , $\overline{INTRB}$ , $\overline{INTR}$ *1)		2.0			
$I_{OL3}$		SDA		3.0			
$I_{IL}$	入力リーク電流	SCL, $\overline{ECO}$ *1)	$V_I=5.5V$ or $V_{SS}$ $V_{DD}=5.5V$	-0.2		0.2	$\mu A$
$I_{CLKC}$	プルダウン抵抗 入力電流	CLKC	$V_I=5.5V$		0.20	1.0	$\mu A$
$I_{OZ1}$	オフ状態出力 リーク電流	SDA, $\overline{INTRA}$ , $\overline{INTRB}$ , $\overline{INTR}$ *1)	$V_O=5.5V$ or $V_{SS}$ $V_{DD}=5.5V$	-0.2		0.2	$\mu A$
$I_{DD1}$	計時消費電流 (ECO モード=on)	VDD	$V_{DD}=3V$ , $T_{opr}=-40$ to $+85^{\circ}C$ *2) *3) *4)		0.18	0.65	$\mu A$
			$V_{DD}=3V$ , $T_{opr}=-30$ to $+70^{\circ}C$ *2) *3) *4)		0.18	0.50	$\mu A$
$I_{DD2}$	計時消費電流 (ECO モード=off)	VDD	$V_{DD}=3V$ , $T_{opr}=-40$ to $+85^{\circ}C$ *2) *3) *5)		0.30	0.90	$\mu A$
			$V_{DD}=3V$ , $T_{opr}=-30$ to $+70^{\circ}C$ *2) *3) *5)		0.30	0.75	$\mu A$
$V_{DET}$	電源電圧 検出電圧	VDD	$T_{opt}=-30$ to $+70^{\circ}C$	1.20	1.35	1.50	V

\*1) R2221L/T:  $\overline{ECO}$ ,  $\overline{INTR}$ . R2223L/T:  $\overline{INTRA}$ ,  $\overline{INTRB}$

\*2) CGout, CDout=0pFの時

CGout, CDoutを外付けで付加した時の消費電流については、P.33「●発振周波数の調整 参考）」を参照下さい。32KOUT端子より32768Hzクロック出力時の消費電流については、P.45「■特性例」を参照ください。

\*3)  $V_{DD}=3V$ , SCL=SDA=0V, CLKC=0V(32KOUT非動作時), 出力端子=OPEN, CGout=CDout=0pF

\*4) 水晶振動子R1=30k $\Omega$

\*5) 水晶振動子R1=55k $\Omega$

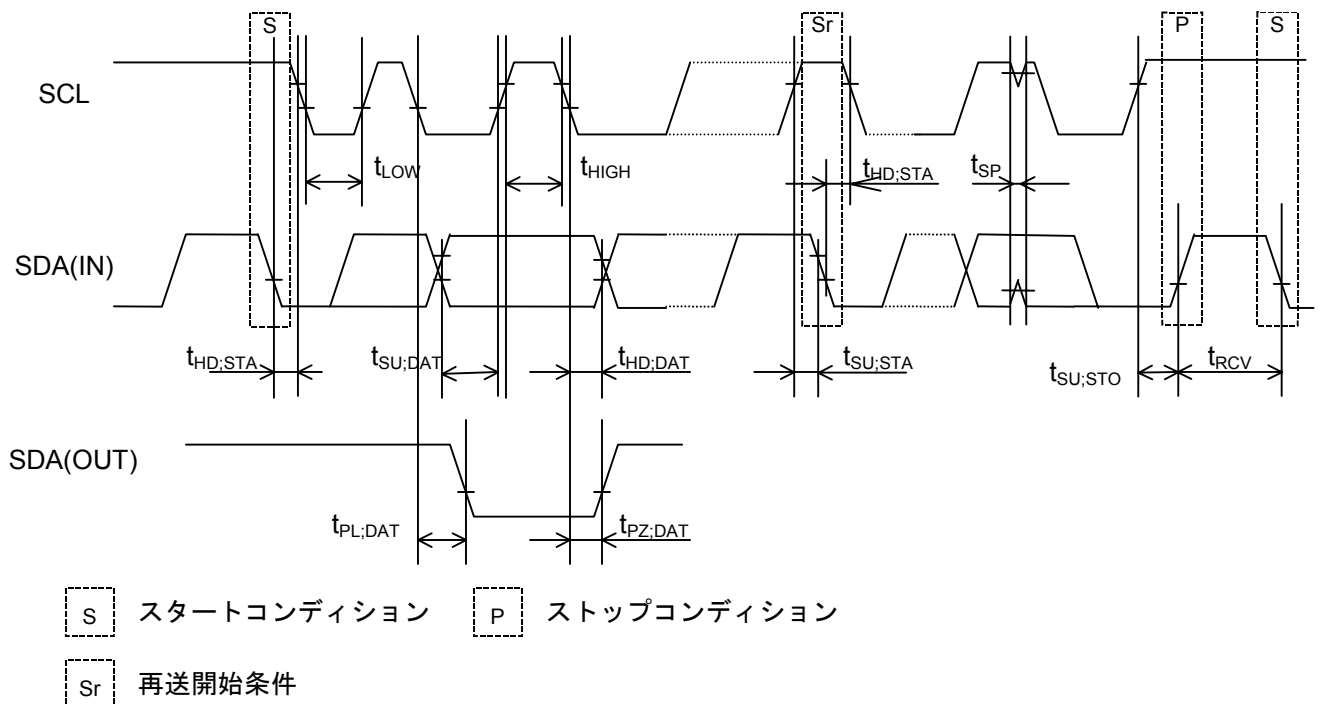
## ■ AC 電気的特性

指定なき場合:  $V_{SS}=0V$ ,  $T_{opt}=-40\sim+85^{\circ}C$

入出力条件:  $V_{IH}=0.8 \times V_{DD}$ ,  $V_{IL}=0.2 \times V_{DD}$ ,  $V_{OH}=0.8 \times V_{DD}$ ,  $V_{OL}=0.2 \times V_{DD}$ ,  $C_L=50pF$

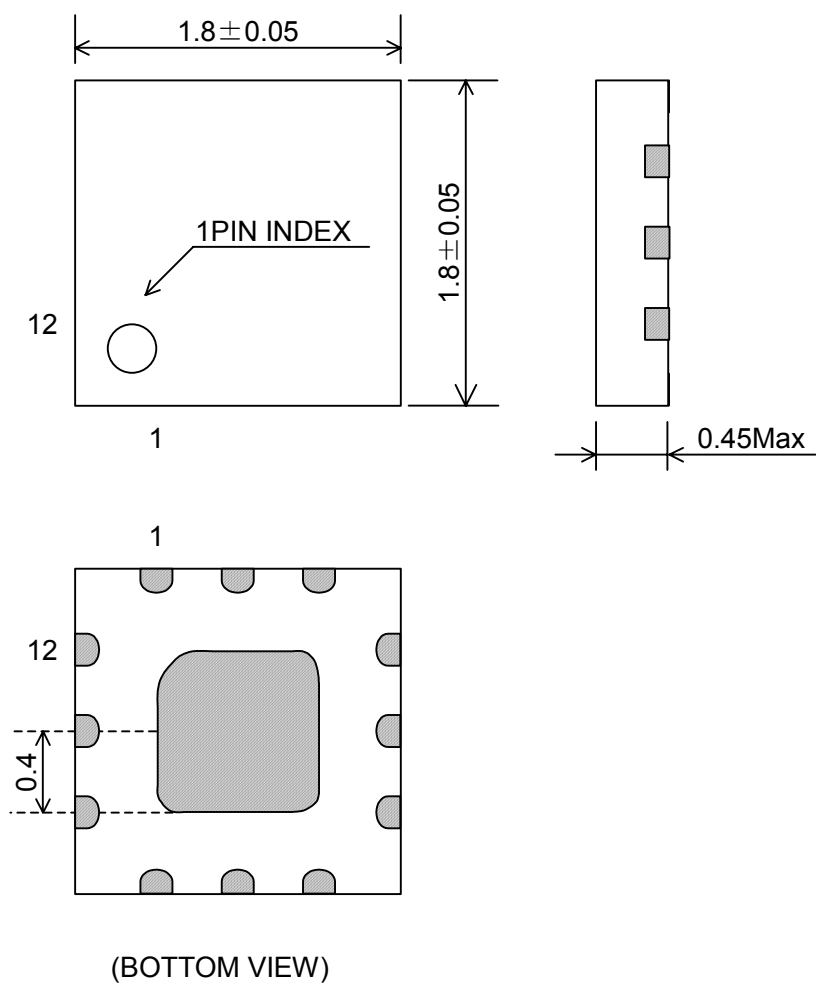
記号	項 目	測定 条件	$V_{DD} \geq 1.5V$			単 位
			MIN.	TYP.	MAX.	
$f_{SCL}$	SCL クロック周波数				400	KHz
$t_{LOW}$	SCL クロック "L" 時間		1.3			$\mu s$
$t_{HIGH}$	SCL クロック "H" 時間		0.6			$\mu s$
$t_{HD;STA}$	スタートコンディションホールド 時間		0.6			$\mu s$
$t_{SU;STO}$	ストップ コンディションセットアップ 時間		0.6			$\mu s$
$t_{SU;STA}$	スタートコンディションセットアップ 時間		0.6			$\mu s$
$t_{SU;DAT}$	データセットアップ時間		100			ns
$t_{HD;DAT}$	データホールド時間		0			ns
$t_{PL;DAT}$	SCL 立ち下がり後の SDA の "L" 確定時間				0.9	$\mu s$
$t_{PZ;DAT}$	SCL 立ち下がり後の SDA の OFF 確定時間				0.9	$\mu s$
$t_R$	SCL, SDA(入力) 立ち上がり時間				300	ns
$t_F$	SCL, SDA(入力) 立ち下がり時間				300	ns
$t_{SP}$	入力フィルタにより取り除け るスパイクパルス幅				50	ns
$t_{RCV}$	ストップ コンディション発生後、次のスタート コンディションまでのリカバリ時間 *)		31			$\mu s$

\*)  $t_{RCV}$ に関してはP.29「■CPUとのインターフェース ●特殊条件下のデータ転送」も参照下さい。



## ■ パッケージ外形図

### ● R2221L, R2223L （開発中）



単位:mm





## ■ 概要説明

### ● CPU とのインターフェース

R2221L/T, R2223L/Tは、SCLとSDAの2つの信号線により、I<sup>2</sup>Cバスインターフェースでデータのリード、ライトを行います。SCL,SDAともにVDD側に保護ダイオードがないため、回路基板上でプルアップ抵抗を付加する事により、電源電圧の異なるホストとのデータのインターフェースが可能です。SCLの最大クロック周波数は400kHz(VDD $\geq$ 1.5V時)で、I<sup>2</sup>Cバス高速モードに対応しています。

### ● 時計機能

R2221L/T, R2223L/Tの時計機能は西暦の下二桁から秒の単位までのデータでCPUから読み書き可能です。西暦が4の倍数の時、自動的にうるう年と認識されます。この結果、2099年までのうるう年が自動判別可能です。

\*) 西暦2000年はうるう年、2100年はうるう年ではありません。

### ● アラーム機能

R2221L/T, R2223L/Tは予め設定された時刻にホストに対する割込み信号を出すアラーム機能が有ります。アラームにはAlarm\_WとAlarm\_Dの2つがあります。Alarm\_Wは曜日、時、分の設定が可能です。曜日設定は月水金、土日のような複数の曜日の選択が可能です。Alarm\_Dは時、分の設定のみ可能です。R2221L/Tでは、本機能はINTRから出力され、R2223L/Tでは、Alarm\_WはINTRB から、Alarm\_DはINTRA から出力されます。ホスト側からそれぞれのアラームの状態を確認出来る、ポーリング機能が付いています。

### ● 時計誤差補正機能

R2221L/T, R2223L/Tは、発振回路容量CG,CDを内蔵しており、外付けで水晶を接続するだけで発振回路を構成できます。発振周波数のズレを補正するため約3ppm(または約1ppm)ステップで最大約 $\pm 189$ ppm(または $\pm 63$ ppm)までの範囲でホストから時計の進み遅れを補正できる時計誤差補正回路を内蔵しています。(補正後の誤差 $\pm 1.5$ ppm (または $\pm 0.5$ ppm) at25°C)

システム個々に周波数を補正することにより、

- ・ 精度バラツキ範囲の広い水晶を使用しながら、今までのRTCをはるかに上回る精度の時刻表示が可能
- ・ 季節毎に時計誤差を補正することにより、季節の周波数偏差も補正可能
- ・ 温度を検知できる機能を持っているシステムでは、温度の変動に合わせて、時計誤差を補正することにより、より高精度の時計機能を実現可能です。

### ● パワーオンリセット機能と発振停止検出機能と電源電圧監視機能

パワーオンリセット機能は電源が0Vから立ち上がった時に制御系レジスタをリセットする機能です。同時にフラグとしてレジスタに記憶されますので、電源が0Vから立ち上がったか、バックアップされていたかがホストから判別可能です。

発振停止検出機能は、発振が停止していたことを記憶するレジスタを持った機能です。この機能により、過去に発振が止まったか判別可能です。

電源電圧監視は、電源電圧がある一定電圧より低くなったことを記憶するレジスタを持った機能です。検出電圧はV<sub>DET</sub>です。電源電圧監視は通常1秒周期のサンプリングで行います。

上記3つのフラグを組み合わせれば、内部時計データの有効性について判別可能です。

### ● 定周期割り込み発生機能

R2221L/T, R2223L/Tはアラーム機能以外に定周期の割り込みを端子から出力できます。その周波数は2Hz (0.5秒に1度), 1Hz (1秒に一度), 1/60Hz (毎分), 1/3600Hz(毎時), 毎月 (各月の1日) の5通りから選択できます。

定周期割り込みの出力波形は、通常のパルス状の波形(2Hz, 1Hz)と、CPUインターラプトにも対応できるCPUのレベル割り込みを考慮した波形 (毎秒, 毎分, 毎時, 毎月) の2つから選択できます。レジスタで端子の状態をモニターできるポーリング機能付きです。

本機能はR2221L/Tでは  $\overline{\text{INTR}}$  端子から出力し、R2223L/Tでは  $\overline{\text{INTRA}}$  端子から出力します。

### ● 32768Hz クロック出力

R2221L/T, R2223L/Tは水晶振動子の発振周波数のクロックを32KOUT端子から出力することができます。

32KOUT端子はCMOS出力になっています。CLKC端子を"H"にするとクロックを出力し、"L"またはオープンにすることにより出力を"L"にできます。レジスタの設定で出力を止めることもできますが、CPUの暴走などでクロック出力が止まらないように、アドレスの異なる2つのビットを操作しない限りクロック出力を止めることができないようになっています。また、これらのビットは電源立ち上げ時にクロックが出力する方向にセットされます。

### ● ECO モード

使用する水晶振動子の等価直列抵抗:R1が小さい時 (概ねR1=Max.60~65k $\Omega$ 以下) には、端子またはレジスタの設定でECOモードをONにして、計時消費電流を下げるすることができます。ECOモードはR2221L/Tでは端子で設定、R2223L/Tではレジスタで設定します。R2223L/Tでは電源が0Vから立ち上がった時、ECOモードはOFFになっています。ECOモードがOFFの場合は、使用する水晶振動子の等価直列抵抗:R1が大きめ (概ねR1=Max.75~80k $\Omega$ 以下) の水晶も使用可能となります。

ECOモードがOFFでは消費電流が少し増加します。また、発振周波数は水晶振動子により、ECOモードONとOFFで僅かに変化することがあります。

## ■ アドレスの割り当て

	アドレス [A3:A0]	内 容	デ ー タ								Default *7)
			D7	D6	D5	D4	D3	D2	D1	D0	
0	[0000]	秒カウンタ	- *2)	S40	S20	S10	S8	S4	S2	S1	不定
1	[0001]	分カウンタ	-	M40	M20	M10	M8	M4	M2	M1	不定
2	[0010]	時カウンタ	-	-	H20 P/ $\bar{A}$	H10	H8	H4	H2	H1	不定
3	[0011]	曜日カウンタ	-	-	-	-	-	W4	W2	W1	不定
4	[0100]	日カウンタ	-	-	D20	D10	D8	D4	D2	D1	不定
5	[0101]	月カウンタ	-	-	-	MO10	MO8	MO4	MO2	MO1	不定
6	[0110]	年カウンタ	Y80	Y40	Y20	Y10	Y8	Y4	Y2	Y1	不定
7	[0111]	時計誤差補正 レジスタ *3)	DEV *4)	F6	F5	F4	F3	F2	F1	F0	00h
8	[1000]	Alarm_W (分レジスタ)	-	WM40	WM20	WM10	WM8	WM4	WM2	WM1	不定
9	[1001]	Alarm_W (時レジスタ)	-	-	WH20 WP/ $\bar{A}$	WH10	WH8	WH4	WH2	WH1	不定
A	[1010]	Alarm_W (曜日レジスタ)	-	WW6	WW5	WW4	WW3	WW2	WW1	WW0	不定
B	[1011]	Alarm_D (分レジスタ)	-	DM40	DM20	DM10	DM8	DM4	DM2	DM1	不定
C	[1100]	Alarm_D (時レジスタ)	-	-	DH20 DP/ $\bar{A}$	DH10	DH8	DH4	DH2	DH1	不定
D	[1101]		RAM7	RAM6	RAM5	RAM4	RAM3	RAM2	RAM1	RAM0	00h
E	[1110]	制御レジスタ 1 *3)	WALE	DALE	12 /24	CLEN2	TEST	CT2	CT1	CT0	00h
F	[1111]	制御レジスタ 2 *3)	ECO *6)	VDET	XSTP	PON *5)	CLEN1	CTFG	WAFG	DAFG	70h

\*1)データは、読み出し、書き込みとも可能です。

\*2)“-“のデータは、書き込みは無効で、また読み出し時は0になります。

\*3)PON=1になる時、時計誤差補正レジスタ、制御レジスタ1、制御レジスタ2(VDET、PON、XSTPを除く)の全てのビットはリセットされて0になります。VDET、XSTP、PONは1になります。

\*4)DEV=0の時、時計誤差補正回路は20秒に一度補正を行い、補正精度は3.05ppmステップになります。DEV=1にすると1分に一度の補正になり、補正精度は1.02ppmステップになります。

\*5)PONはパワーオンリセットフラグです。

\*6)R2221L/Tの時はSCRATCH、R2223L/Tの時はECOになります。

\*7)Defaultは、0VからのVDD電源オン後、または電源電圧低下等により、PON=1となった時に読み出される値、及び書き込まれる値です。

## ■ レジスタの機能

### ● 制御レジスタ 1(アドレス Eh)

D7	D6	D5	D4	D3	D2	D1	D0	
WALE	DALE	12 /24	CLEN2	TEST	CT2	CT1	CT0	(Write 時)
WALE	DALE	12 /24	CLEN2	TEST	CT2	CT1	CT0	(Read 時)
0	0	0	0	0	0	0	0	Default 値 *)

\*) Default値：0VからのVDD電源オン後、または電源電圧低下等により、PON=1となった時に読み出される値、及び書き込まれる値です。

#### (1) WALE,DALE アラーム W,D イネーブルビット

WALE,DALE	設 定 内 容	
0	Alarm_W (Alarm_D) 一致動作無効	(Default 値)
1	Alarm_W (Alarm_D) 一致動作有効	

#### (2) 12 /24 12 時間計/24 時間計選択ビット

12 /24	設 定 内 容	
0	午前、午後を表示する 12 時間計	(Default 値)
1	24 時間計	

このビットが0の時、12時間表示、1の時、24時間表示になる。時間桁表示表を以下に示します。

24 時間制	12 時間制	24 時間制	12 時間制
00	12 (AM12)	12	32 (PM12)
01	01 (AM 1)	13	21 (PM 1)
02	02 (AM 2)	14	22 (PM 2)
03	03 (AM 3)	15	23 (PM 3)
04	04 (AM 4)	16	24 (PM 4)
05	05 (AM 5)	17	25 (PM 5)
06	06 (AM 6)	18	26 (PM 6)
07	07 (AM 7)	19	27 (PM 7)
08	08 (AM 8)	20	28 (PM 8)
09	09 (AM 9)	21	29 (PM 9)
10	10 (AM10)	22	30 (PM10)
11	11 (AM11)	23	31 (PM11)

12時間計・24時間計の設定は時刻Dataの書き込み前に行ってください。

#### (3) CLEN2 32kHz クロック出力ビット 2

CLEN2	設 定 内 容	
0	32kHz クロック出力有効	(Default 値)
1	32kHz クロック出力無効	

このビットまたは CLEN1（制御レジスタ2のD3）を0にすると、CLKC=Hの時、32.768kHzのクロックが 32KOUT端子から出力されます。CLEN1 = CLEN2 =1または、CLKC端子が"L"の時、出力は"L"になります。

#### (4) TEST テスト用ビット

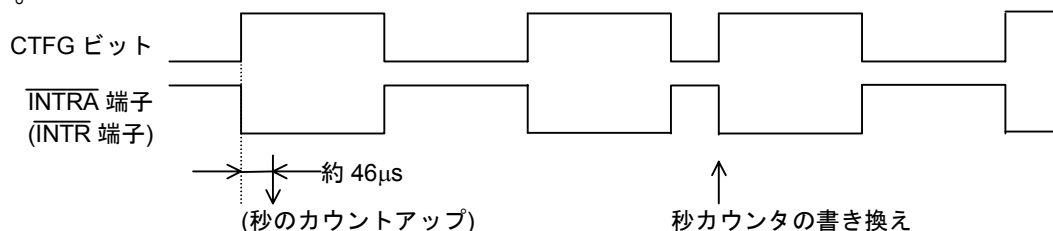
TEST	設 定 内 容	
0	通常動作モード	(Default 値)
1	テストモード	

テスト用ビットは、ICのテスト用のビット。通常は0にします。

## (5) CT2,CT1,CT0 定周期割り込み選択ビット

CT2	CT1	CT0	設定内容		(Default 値)
			波形モード	周期と立ち下がりタイミング	
0	0	0	-	OFF(H)	(Default 値)
0	0	1	-	L 固定	
0	1	0	パルスモード *1)	2Hz(Duty50%)	
0	1	1	パルスモード *1)	1Hz(Duty50%)	
1	0	0	レベルモード *2)	1 秒に 1 度 (秒カウントアップと同時に)	
1	0	1	レベルモード *2)	1 分に 1 度 (毎分 00 秒)	
1	1	0	レベルモード *2)	1 時間に 1 度 (毎時 00 分 00 秒)	
1	1	1	レベルモード *2)	1 月に 1 度 (毎月 1 日午前 00 時 00 分 00 秒)	

\*1)パルスモード：2Hz,1Hzのクロックパルスを出力します。秒のカウントアップとの関連は下図を参照下さい。

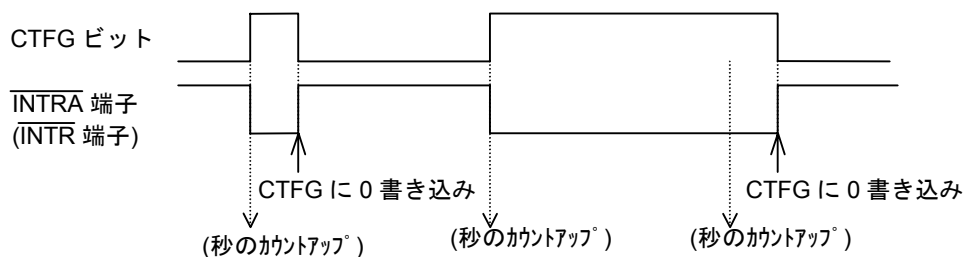


パルスモードにおいて、秒のカウントアップは出力立ち下がりエッジから約46μs遅れます。

このため出力の立ち下がり直後に時刻を読み出すと、RTCの計時時刻に比べて、見掛け上約1秒遅れた時刻が読み出される場合があります。

秒カウンタの書き換えを行うと秒未満のカウンタもリセットされるため INTRA (INTR)は1度Lになります。

\*2)レベルモード：割り込み周期として1秒、1分、1時間、1ヶ月を選択可能。秒のカウントアップは割り込み出力の立ち下がりと同時にです。下図に割り込み周期を1秒に設定した場合のタイミングチャートを示します。



レベルモードにおいて、CT2-CT0を書き込んだ瞬間、INTRA (INTR)端子が一瞬Lowになる時があります。その場合、無視するか、もしくはCTFGビットにて確認下さい。

\*1), \*2) 時計誤差補正回路使用時は、20秒または1分に1回定周期割り込みの周期が変化します。

パルスモード：出力パルスのL期間が最大±3.784msec増減する。例えば1Hzの時Dutyが50±0.3784%になります。

レベルモード：1秒間の周期が最大±3.784msec増減します。

## ● 制御レジスタ 2(アドレス Fh)

D7	D6	D5	D4	D3	D2	D1	D0	
ECO or SCRATCH	VDET	XSTP	PON	CLEN1	CTFG	WAFG	DAFG	(Write 時)
ECO or SCRATCH	VDET	XSTP	PON	CLEN1	CTFG	WAFG	DAFG	(Read 時)
0	1	1	1	0	0	0	0	Default 値 *)

\*) Default値 : 0VからのVDD電源オン後、または電源電圧低下等により、PON=1となった時に読み出される値、及び書き込まれる値です。

### (1) ECO(R2223L/T), SCRATCH(R2221L/T) 発振モード選択ビット

ECO	設 定 内 容	
0	通常発振モード	(Default 値)
1	超低消費電流発振モード	

このビットに 1 を書くと超低消費電流の発振モード(ECO モード)になります。ECO モードの選択については P.31 「●ECOモード」を参照ください。本ビットは R2223L/T のみにあり、R2221L/T では RAM と同じように書き込み、読み出しはできるが、他に何の影響も及ぼさない SCRATCH ビットになります。

### (2) VDET VDD 電源監視結果表示ビット

VDET	設 定 内 容	
0	VDD 電源電圧が監視電圧以上	(Default 値)
1	VDD 電源電圧が監視電圧以下	

1度、VDETが1になると、監視動作は停止し、1 がホールドされます。VDETは0のみ書き込みが可能で、0を書き込むと監視動作を再開します。1 の書き込みの時は何も起きません。

### (3) XSTP 発振停止検出フラグビット

XSTP	設 定 内 容	
0	正常発振状態	(Default 値)
1	発振停止を検出	

XSTPは発振の停止を検出すると1になります。1度1になると、0を書き込まない限り0には戻りません。1 を書き込んで何も起きません。

### (4) PON パワーオンリセットビット

PON	設 定 内 容	
0	通常状態	(Default 値)
1	パワーオンリセット検出	

パワーオンリセット検出用ビットです。

- ・ 0VからのVDD電源オン後または電源電圧低下などで一度電源が0Vになると 1 になり、電源が戻った後も維持されます。パワーオン後、または電源電圧低下による時計・カレンダーデータの有効無効判定に XSTP, VDETと組み合わせて応用可能です。
- ・ このビットが1の時、時計誤差補正レジスタ,制御レジスタ1,制御レジスタ2 (PON, XSTP, VDETを除く) の各ビットはリセットされて0になり、PON, XSTP, VDETは1になります。この結果、 $\overline{\text{INTRA}}$  と  $\overline{\text{INTRB}}$  端子(R2221L/Tでは  $\overline{\text{INTR}}$ 端子)は出力を停止します。
- ・ PONは0のみ書き込みが可能です。1 の書き込みの時は何も起きません。

(5)  $\overline{\text{CLEN1}}$  32KHz クロック出力ビット

$\overline{\text{CLEN1}}$	設定内容	(Default 値)
0	32kHz クロック出力有効	(Default 値)
1	32kHz クロック出力無効	

このビットまたは $\overline{\text{CLEN2}}$ （制御レジスタ1のD4）を0にすると、CLKC=Hの時、32.768kHzのクロックが32KOUT端子から出力されます。 $\overline{\text{CLEN1}} = \overline{\text{CLEN2}} = 1$ またはCLKC端子="L"の時、出力は"L"になります。

## (6) CTFG 定周期割り込みフラグビット

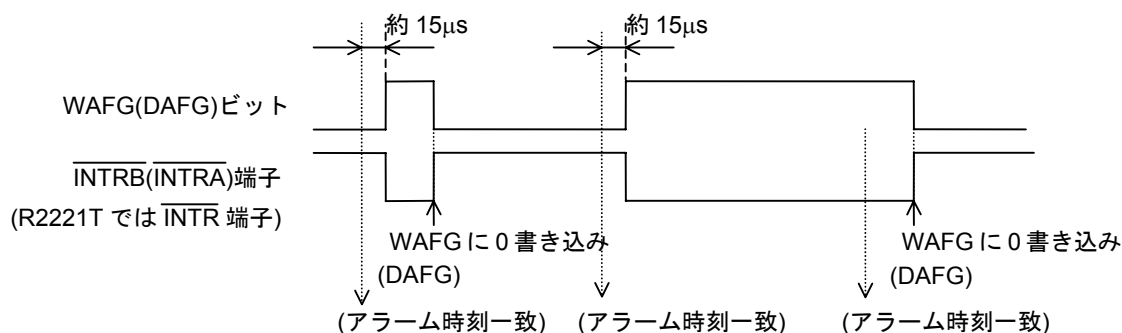
CTFG	設定内容	(Default 値)
0	定周期割り込み出力オフ(H)	(Default 値)
1	定周期割り込み出力オン(L)	

一定周期(クロック)割り込み出力時（R2223T/Lでは $\overline{\text{INTRA}} = \text{L}$ 、R2221T/Lでは $\overline{\text{INTR}} = \text{L}$ ）に1となります。CTFGは、定周期割り込みがレベルモードの時に0のみ書き込みが可能で、0を書き込むと $\overline{\text{INTRA}}$  端子（R2221L/Tでは $\overline{\text{INTR}}$ 端子）はOFF(H)になります。その後、次の周期で再度Lになる。1の書き込みの時は何も起りません。

## (7) WAFG,DAFG Alarm\_W (Alarm\_D) フラグビット

WAFG,DAFG	設定内容	(Default 値)
0	アラーム一致でない時	(Default 値)
1	アラーム一致検出	

WALE,DALEビットが1の時のみ有効で、各アラームの設定時刻と現時刻の一致を検出するとその約15 $\mu\text{s}$ 後に1になります。0の書き込みのみ有効で、0を書き込むと $\overline{\text{INTRA}}$  または $\overline{\text{INTRB}} = \text{OFF(H)}$ （R2221L/Tでは $\overline{\text{INTR}}$ ）となります。その後、次のアラーム設定時刻になると再度Lになります。1の書き込みの時は何も起こりません。WALE,DALEが0の時アラーム動作は無効でWAFG,DAFGビットの読み出しは0となります。以下にWAFG,DAFGと $\overline{\text{INTRA}}$  ,  $\overline{\text{INTRB}}$  (R2221L/Tでは $\overline{\text{INTR}}$ )出力の関係を示します。





## ● 時計用カウンタ（アドレス 0-2h）

秒カウンタ(アドレス0h)

D7	D6	D5	D4	D3	D2	D1	D0	
—	S40	S20	S10	S8	S4	S2	S1	(Write 時)
0	S40	S20	S10	S8	S4	S2	S1	(Read 時)
0	不定	不定	不定	不定	不定	不定	不定	Default 値 *)

分カウンタ(アドレス1h)

D7	D6	D5	D4	D3	D2	D1	D0	
—	M40	M20	M10	M8	M4	M2	M1	(Write 時)
0	M40	M20	M10	M8	M4	M2	M1	(Read 時)
0	不定	不定	不定	不定	不定	不定	不定	Default 値 *)

時カウンタ(アドレス2h)

D7	D6	D5	D4	D3	D2	D1	D0	
—	—	P/ $\overline{A}$ or H20	H10	H8	H4	H2	H1	(Write 時)
0	0	P/ $\overline{A}$ or H20	H10	H8	H4	H2	H1	(Read 時)
0	0	不定	不定	不定	不定	不定	不定	Default 値 *)

\*) Default値：0VからのVDD電源オン後、または電源電圧低下等により、PON=1となった時に読み出される値、及び書き込まれる値です。

- ・ 桁表示(BCDコード)
  - 秒 00～59 で 59 → 00の時、分桁へ桁上げされます
  - 分 00～59 で 59 → 00の時、時桁へ桁上げされます
  - 時  $\overline{12}$  /24ビット  
(P.13「**レジスタの機能** ●制御レジスタ1 (2)  $\overline{12}$  /24」参照)
  - (PM11 → AM12)または(23 → 00)で、日および曜日桁へ桁上げされます
- ・ 秒カウンタに書き込みを行うと1秒未満の分周段はリセットされます。
- ・ 存在しない時刻が書き込まれた状態で下位より桁上げがあると、カウンタが誤動作する原因となるため、正しい値に書き直す必要があります。

## ● 曜日カウンタ (アドレス 3h)

D7	D6	D5	D4	D3	D2	D1	D0	
—	—	—	—	—	W4	W2	W1	(Write 時)
0	0	0	0	0	W4	W2	W1	(Read 時)
0	0	0	0	0	不定	不定	不定	Default 値 *)

\*) Default値：0VからのVDD電源オン後、または電源電圧低下等により、PON=1となった時に読み出される値、及び書き込まれる値です。

- ・ 日桁への桁上げ時にプラス 1 されます。
- ・ 曜日表示 (7進アップカウンタ) (W4W2W1)=(000)→(001)→……→(110)→(000)
- ・ 曜日とカウント値の対応は、ユーザーにて自由に設定。(例 日曜日=000など)
- ・ 曜日を使用しない場合を除いて、(W4W2W1)=(111)は書き込まないで下さい。

## ● カレンダーカウンタ (アドレス 4-6h)

日カウンタ(アドレス4h)

D7	D6	D5	D4	D3	D2	D1	D0	
—	—	D20	D10	D8	D4	D2	D1	(Write 時)
0	0	D20	D10	D8	D4	D2	D1	(Read 時)
0	0	不定	不定	不定	不定	不定	不定	Default 値 *)

月カウンタ(アドレス5h)

D7	D6	D5	D4	D3	D2	D1	D0	
—	—	—	MO10	MO8	MO4	MO2	MO1	(Write 時)
0	0	0	MO10	MO8	MO4	MO2	MO1	(Read 時)
0	0	0	不定	不定	不定	不定	不定	Default 値 *)

年桁レジスタ(アドレス6h)

D7	D6	D5	D4	D3	D2	D1	D0	
Y80	Y40	Y20	Y10	Y8	Y4	Y2	Y1	(Write 時)
Y80	Y40	Y20	Y10	Y8	Y4	Y2	Y1	(Read 時)
不定	不定	不定	不定	不定	不定	不定	不定	Default 値 *)

\*) Default値：0VからのVDD電源オン後、または電源電圧低下等により、PON=1となった時に読み出される値、及び書き込まれる値です。

- ・ オートカレンダー機能により、桁表示 (BCDコード) は、  
日桁(D20-D1) 1～31 (1,3,5,7,8,10,12月)  
1～30 (4,6,9,11月)  
1～29 (2月 うるう年)  
1～28 (2月 通常年)  
カウント値が1に戻る時に月桁へ桁上げされます  
月桁(MO10-MO1) 1～12で、カウント値が1に戻る時に年桁へ桁上げされます  
年桁(Y80-Y1) 00～99で、00,04,08,……,92,96がうるう年となります。

- ・ 存在しない年月日が書き込まれた状態で下位より桁上げがあると、カウンタが誤動作する原因となるため、正しい値に書き直す必要があります。

### ● 時計誤差補正レジスタ(アドレス 7h)

D7	D6	D5	D4	D3	D2	D1	D0	
DEV	F6	F5	F4	F3	F2	F1	F0	(Write 時)
DEV	F6	F5	F4	F3	F2	F1	F0	(Read 時)
0	0	0	0	0	0	0	0	Default 値 *)

\*) Default値：0VからのVDD電源オン後、または電源電圧低下等により、PON=1となった時に読み出される値、及び書き込まれる値です。

- ・ DEV  
DEV=0にすると、秒桁が00, 20, 40になった時、時計誤差補正動作を行います。  
DEV=1にすると、秒桁が00になった時、時計誤差補正動作を行います。
- ・ F6~F0  
通常、発振回路で生成されたクロックパルス32768回で1度、秒へのカウントアップがなされますが、DEVで指定されたタイミングで、時計誤差補正レジスタが働き、このレジスタの値により1秒のカウント値を変更します。
- ・ レジスタ値はF6が0の時は $((F5, F4, F3, F2, F1, F0) - 1) \times 2$ だけカウント値が増加します。  
F6が1の時は $((\overline{F5}, \overline{F4}, \overline{F3}, \overline{F2}, \overline{F1}, \overline{F0}) + 1) \times 2$ だけカウント値が減少します。  
(F6, F5, F4, F3, F2, F1, F0)=(\*, 0, 0, 0, 0, 0, \*)の時はカウント値に変化はありません。(※は0または1)

例：

(DEV, F6, F5, F4, F3, F2, F1, F0)=(0, 0, 0, 0, 0, 1, 1, 1)の時、秒桁が00, 20, 40の時、カウント値が $32768 + (7-1) \times 2 = 32780$ になります。(時計を遅らせる)

(DEV, F6, F5, F4, F3, F2, F1, F0)=(0, 0, 0, 0, 0, 0, 0, 1)の時、秒桁が00, 20, 40の時、カウント値は32768のまま変化しません。

(DEV, F6, F5, F4, F3, F2, F1, F0)=(1, 1, 1, 1, 1, 1, 1, 0)の時、秒桁が00の時、カウント値が $32768 + (-2) \times 2 = 32764$ になります。(時計を進ませる)

20秒に一度クロックを2パルス付加すると $2/(32768 \times 20) \div 3.05\text{ppm}$ となり、およそ3.05ppm時計を遅らせる効果があります。同様に2パルス減らすと3.05ppm進ませる効果があります。従って、DEV=0の時、時計誤差を約±1.50ppm以内の精度まで調整可能です。同様に、DEV=1の時、時計誤差を約±0.5ppm以内の精度まで調整可能です。但し、時計誤差補正機能により補正されるのは時計自身の計時だけで発振周波数の補正が行われるのではなく、32Kクロック出力には補正がかかりません。詳細はP.34「●時計誤差補正回路」を参照して下さい。

## ● Alarm\_W レジスタ (アドレス 8-Ah)

Alarm\_W分レジスタ(アドレス8h)

D7	D6	D5	D4	D3	D2	D1	D0	
—	WM40	WM20	WM10	WM8	WM4	WM2	WM1	(Write 時)
0	WM40	WM20	WM10	WM8	WM4	WM2	WM1	(Read 時)
0	不定	不定	不定	不定	不定	不定	不定	Default 値*)

Alarm\_W時レジスタ(アドレス9h)

D7	D6	D5	D4	D3	D2	D1	D0	
—	—	WH20 WP/ $\bar{A}$	WH10	WH8	WH4	WH2	WH1	(Write 時)
0	0	WH20 WP/ $\bar{A}$	WH10	WH8	WH4	WH2	WH1	(Read 時)
0	0	不定	不定	不定	不定	不定	不定	Default 値*)

Alarm\_W曜日レジスタ(アドレスAh)

D7	D6	D5	D4	D3	D2	D1	D0	
—	WW6	WW5	WW4	WW3	WW2	WW1	WW0	(Write 時)
0	WW6	WW5	WW4	WW3	WW2	WW1	WW0	(Read 時)
0	不定	不定	不定	不定	不定	不定	不定	Default 値*)

\*) Default値：0VからのVDD電源オン後、または電源電圧低下等により、PON=1となった時に読み出される値、及び書き込まれる値です。

- Alarm\_W時レジスタD5は、12時間表示時にWP/  $\bar{A}$  を示します。(AM時0、PM時1)  
24時間表示時 にWH20を示します。(時の10位桁)
  - アラーム動作させる場合には、有り得ないアラーム時刻設定のままにしないで下さい。  
(アラーム一致なくなるため)
  - 時桁表示は、12時間表示の時 午前0時→12、午後0時→32となります。
- (P.13「**■**レジスタの機能 **●**制御レジスタ1 (2)  $\overline{12}/24$ 」参照)
- WW0～WW6は、曜日カウンタ (W4,W2,W1) = (0,0,0) ～ (1,1,0) に対応します。
  - WW0～WW6が全部0の時、Alarm\_Wは出力されません。

以下にアラーム時刻の設定例を示します。

アラーム 設定時刻	曜 日							12 時間表示				24 時間表示			
	日	月	火	水	木	金	土	1 0 時	1 時	1 0 分	1 分	1 0 時	1 時	1 0 分	1 分
	W W 0	W W 1	W W 2	W W 3	W W 4	W W 5	W W 6								
毎日 午前 0 時 00 分	1	1	1	1	1	1	1	1	2	0	0	0	0	0	0
毎日 午前 1 時 30 分	1	1	1	1	1	1	1	0	1	3	0	0	1	3	0
毎日 午前 11 時 59 分	1	1	1	1	1	1	1	1	1	5	9	1	1	5	9
月～金 午後 0 時 00 分	0	1	1	1	1	1	0	3	2	0	0	1	2	0	0
日曜 午後 1 時 30 分	1	0	0	0	0	0	0	2	1	3	0	1	3	3	0
月水金 午後 11 時 59 分	0	1	0	1	0	1	0	3	1	5	9	2	3	5	9

上表のWW0～WW6と曜日の対応は一例で必ずしもこの通りである必要はありません。

## ● Alarm\_D レジスタ (アドレス B-Ch)

Alarm\_D分レジスタ(アドレスBh)

D7	D6	D5	D4	D3	D2	D1	D0	
—	DM40	DM20	DM10	DM8	DM4	DM2	DM1	(Write 時)
0	DM40	DM20	DM10	DM8	DM4	DM2	DM1	(Read 時)
0	不定	不定	不定	不定	不定	不定	不定	Default 値*)

Alarm\_D時レジスタ(アドレスCh)

D7	D6	D5	D4	D3	D2	D1	D0	
—	—	DH20 DP/ $\overline{A}$	DH10	DH8	DH4	DH2	DH1	(Write 時)
0	0	DH20 DP/ $\overline{A}$	DH10	DH8	DH4	DH2	DH1	(Read 時)
0	0	不定	不定	不定	不定	不定	不定	Default 値*)

\*) Default値 : 0Vからの電源オン後、または電源電圧低下等により、PON=1となった時に読み出される値、及び書き込まれる値です。

- ・ Alarm\_D時レジスタD5は、12時間表示時にDP/  $\overline{A}$  を示します。(AM時0、PM時1)  
24時間表示時 にDH20を示します。(時の10位桁)
- ・ アラーム動作させる場合には、有り得ないアラーム時分設定のままにしないで下さい。  
(アラーム一致しなくなるため)
- ・ 時桁表示は、12時間表示の時 午前0時→12、午後0時→32となります。  
(P. 13「**■**レジスタの機能 ●制御レジスタ1 (2)  $\overline{12}$  /24」参照)

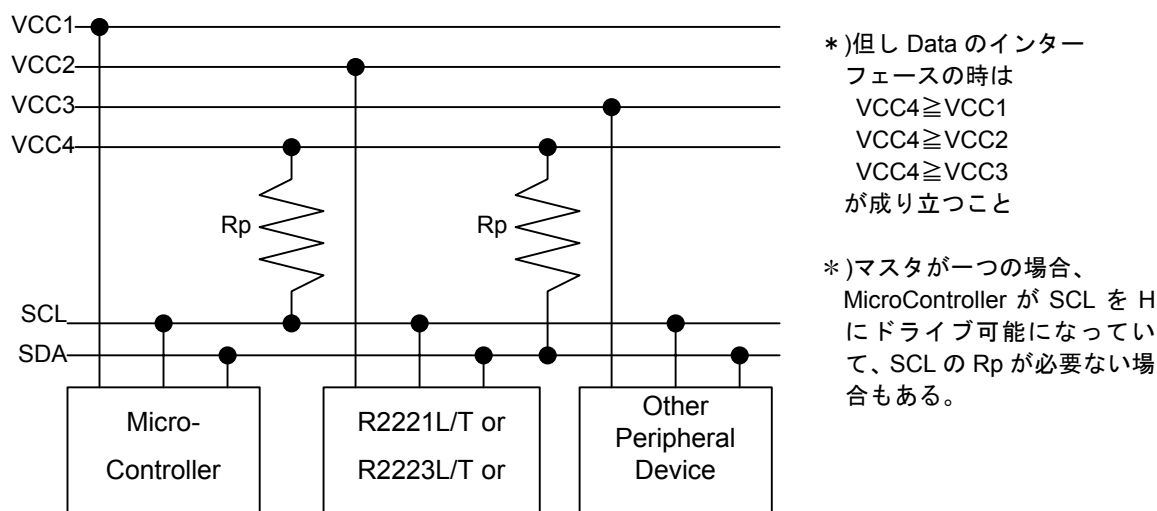
## ■ CPU とのインターフェース

R2221L/T, R2223L/Tは2本の信号線でインターフェースを行うI<sup>2</sup>Cバス方式を採用しています。以下にI<sup>2</sup>Cバスの接続方法、転送方式について説明します。

### ● I<sup>2</sup>C バスの接続方法

I<sup>2</sup>Cバスに接続される2つの信号線SCLとSDAはそれぞれクロックとデータの転送に使われます。

両信号線に接続されるICは全て、入出力共に自分自身の電源電圧を超えた電圧が印加されてもクランプされないようになっており、出力はオープンドレイン端子で構成されています。このような構造により下図のようにそれぞれの信号線にPull-Up抵抗を付加することにより電源電圧の異なるIC間で信号のやり取りが可能になっています。また、それぞれのICは単独で電源を落としてもSCLとSDAの信号線に影響を及ぼさないように配慮されています。



上図のRpの抵抗値を決定するには以下の配慮が必要です。

- (1) I<sup>2</sup>Cバスに接続される各ICの端子の入力電流またはOff状態出力電流の総和によるRp部の電圧降下が十分に小さいこと
- (2) バスの全容量をドライブしても十分高速の立ち上がり時間が確保できること
- (3) I<sup>2</sup>Cバスで消費される電流がシステムとして許容される消費電流に比べて小さいこと

I<sup>2</sup>Cバスに接続されるICが全てCMOSで構成されている場合、多くのCMOSのICは入力電流及びOff状態出力電流は非常に小さな値になるので、(1)の事項は無視しても差し支えないのが一般的です。従って、Rpの抵抗値の最大値を決めるのは(2)の要素、最小値を決めるのは(3)の要素になることが多くなります。

実際にはノイズマージン向上のためバスと各ICの入力端子、出力端子の間に抵抗を入れることもあり、Rpの最小値はこの値によって決まる場合もあります。(3)の要素について検討するためのバスでの消費電流は以下の式で表されます。

$$\begin{aligned}
 \text{バス消費電流} &= \frac{(\text{待機時の全デバイスの入力電流とOff状態出力電流の総和}) \times \text{バス待機時間}}{\text{バス待機時間} + \text{バス動作時間}} \\
 &+ \frac{\text{電源電圧} \times \text{バス動作時間} \times 2}{R_p \text{の抵抗値} \times 2 \times (\text{バス待機時間} + \text{バス動作時間})} \\
 &+ \text{電源電圧} \times \text{バス容量} \times \text{単位時間当たりの充放電回数}
 \end{aligned}$$

前式の第2項の分母の×2は、SDA、SCLの各端子がLになっている期間がバス動作時間の1/2であろうという前提に立って、2で割ったもので、また、分子の×2はSDAとSCLの2つの端子を考慮に入れて2倍したものです。第3項の（単位時間当たりの充放電回数）は信号線がHからLに変化する回数です。

計算例を以下に示します。

プルアップ抵抗の抵抗値（ $R_p$ ）=2k $\Omega$ 、バス容量=50pF（SCL、SDA共）、 $V_{DD}$ =3V各端子の入力電流とOff状態出力電流の総和=0.1 $\mu$ Aのシステムで、I<sup>2</sup>Cバスを1秒に1度10msec使用し残りの990msecは待機状態とします。その間、SCLは100回HからLに変化しSDAは50回とします。

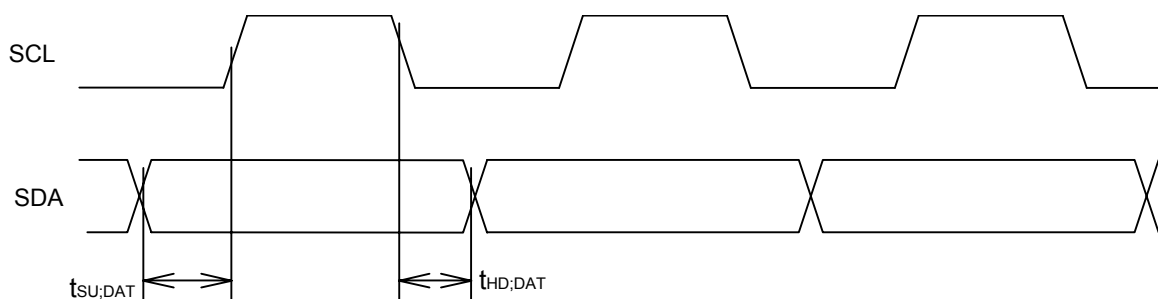
$$\begin{aligned}
 \text{バス消費電流} &= \frac{0.1\mu\text{A} \times 990\text{msec}}{990\text{msec} + 10\text{msec}} \\
 &+ \frac{3\text{V} \times 10\text{msec} \times 2}{2\text{k}\Omega \times 2 \times (990\text{msec} + 10\text{msec})} \\
 &+ 3\text{V} \times 50\text{pF} \times (100\text{回} + 50\text{回}) \\
 &= 0.099\mu\text{A} + 15.0\mu\text{A} + 0.0225\mu\text{A} = 15.12\mu\text{A}
 \end{aligned}$$

一般的には、前掲の式の第1項と第3項に比べて第2項が十分大きいので、バス消費電流は第2項で決まる場合が多くなります。

## ● I<sup>2</sup>C バスの転送方式

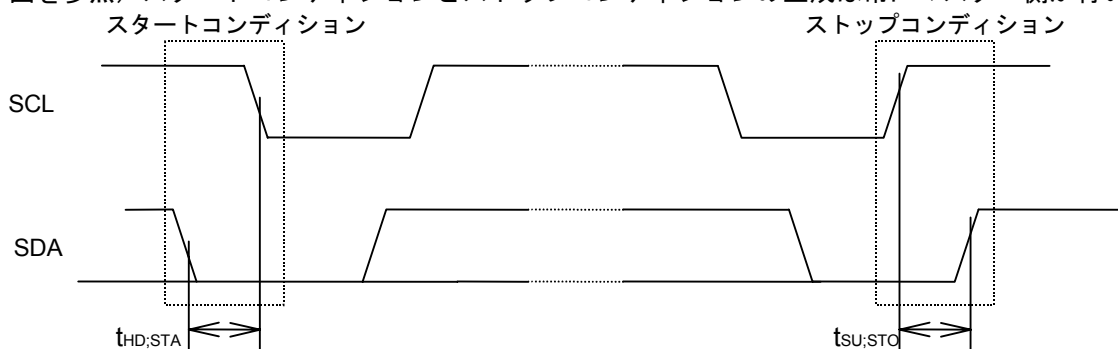
### (1) スタートコンディションとストップコンディション

I<sup>2</sup>CバスではDATAを転送している動作中は基本的に下図のようにSCLがHighの間はSDAは一定の状態に保たれていなくてはなりません。



また、DATA転送が行われていない時はSCLとSDA共にHighの状態になっています。このSCL=SDA=Highの時、SDAをHighからLowに変化させるとスタートコンディションになり、アクセスが開始されます。一方、SCLがHigh状態の時、SDAをLowからHighに変化させるとストップコンディションになり、アクセスの終了となります。

(下図を参照) スタートコンディションとストップコンディションの生成は常にマスター側が行います。

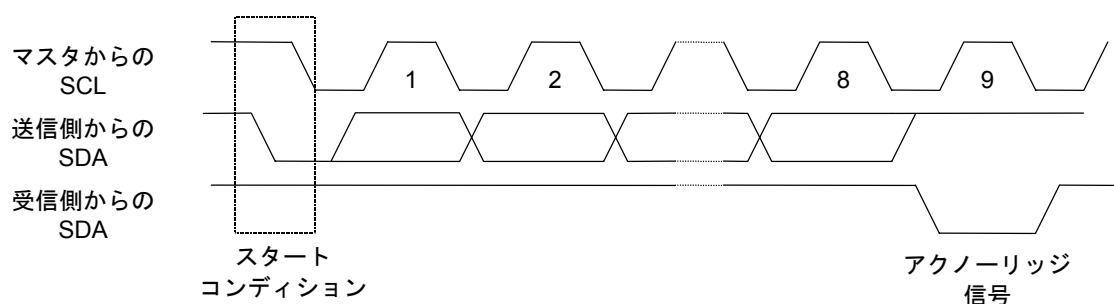


### (2) データの転送と確認応答

スタートコンディションの発生後、データの転送は1Byte(8bit)ずつ行われます。データ転送は何Byteでも連続で転送可能です。8bitのデータ転送の毎に受信側より送信側にアクノーリッジ信号が送られます。

アクノーリッジ信号はデータ転送のSCL8bit目のクロックパルスがLowに立ち下がった直後にそれまでBUSをアサートしていた送信側がSDAを解放し、受信側がSDAをLowにすることによって行われます。受信側がアクノーリッジ信号送出後、次の1Byteの転送がそのまま受信である時、SCL9bit目のクロックの立ち下がり、受信側はSDAを解放します。また、送信側になる時はデータの転送に移ります。マスター側が受信側になっている場合、マスター側はスレーブ側から送信された最後の1Byteの後のアクノーリッジ信号を生成しないことで、送信装置にデータ転送の終了を知らせます。この時スレーブ側(送信側)は、そのままSDAを解放し続け、マスター側がストップコンディションを発生させられるようにします。

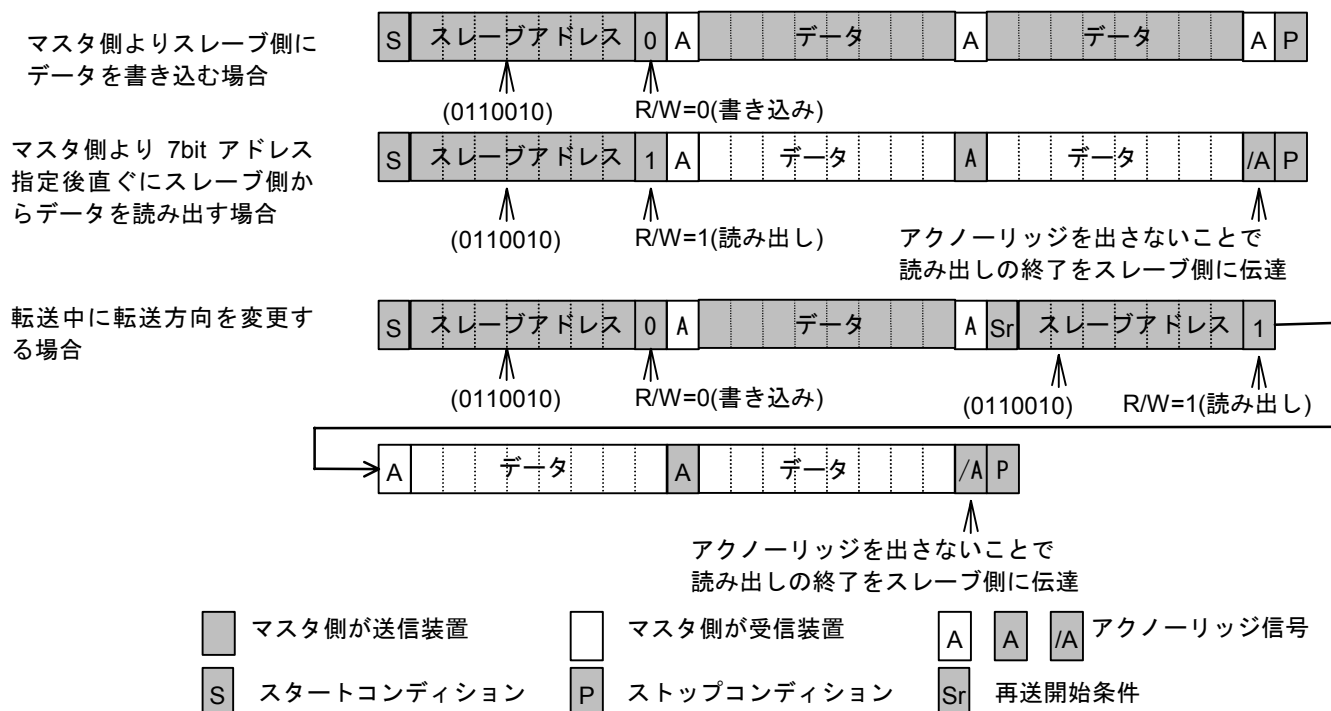




### (3) I<sup>2</sup>C バスのデータ転送フォーマット

I<sup>2</sup>CバスではCE信号がありません。その代り各デバイスに7bitのスレーブアドレスが割り付けられており、転送の最初の1Byteはこの7bitスレーブアドレスとその後のDataの転送方向を表すコマンド(R/W)に割り付けられています。即ち7bitのアドレスをMSBから順に転送し8bit目がHの時、2Byte目以降はRead、Lの時Writeになります。

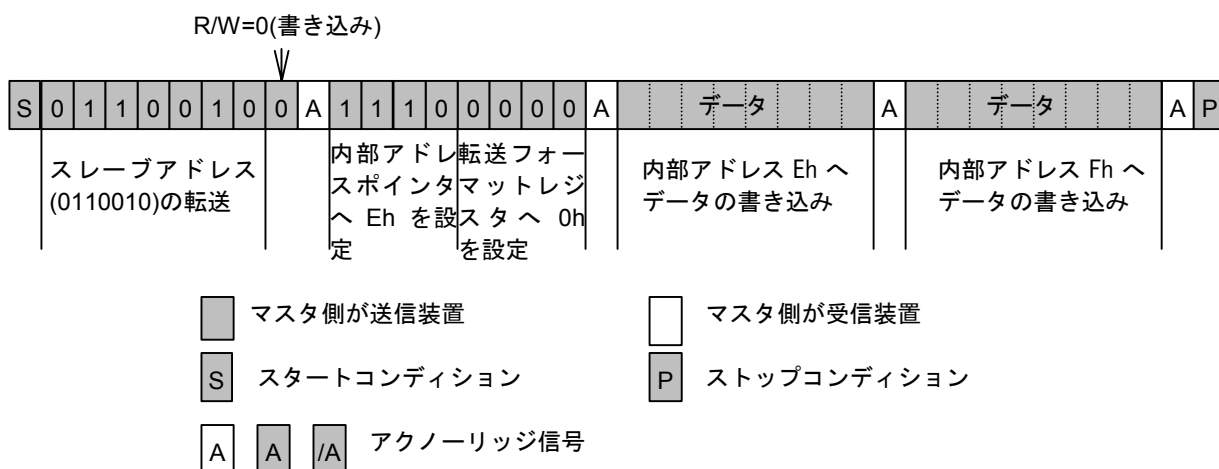
R2221L/T, R2223L/Tのスレーブアドレスは(0110010)に規定しています。データの送受信の最後にはストップコンディションを発生させ転送を終了します。但し、ストップコンディションを発生させずスタートコンディションを発生させれば、再送開始条件となりスレーブアドレスを再設定することで、続けて送受信が可能です。1回の転送中に転送方向を変更したいときはこの方法を使います。



## (4) R2221L/T, R2223L/T のデータ転送書き込みフォーマット

I<sup>2</sup>Cバスの規格では各ICに割り付けられたスレーブアドレスの転送フォーマットは決められていますが、IC内部のアドレス情報の転送方法は規定されていません。R2221L/T, R2223L/Tではスレーブアドレスと書き込み命令を転送した次の1Byteで内部アドレスポインタ（4bit）と転送フォーマットレジスタ(4bit)にデータを転送します。書き込みの場合は転送フォーマットは1つしかなく転送フォーマットレジスタには(0000)を書き込みます。3Byte目は2Byte目で書き込んだ内部アドレスポインタで指定したアドレスへのデータ転送を行い、4Byte目以降は自動的に内部アドレスポインタがインクリメントされます。但し、内部アドレスポインタがFhの時は次のByteの転送で0hになります。

データ書き込み例（内部アドレス Eh - Fh に書き込みを行う場合）

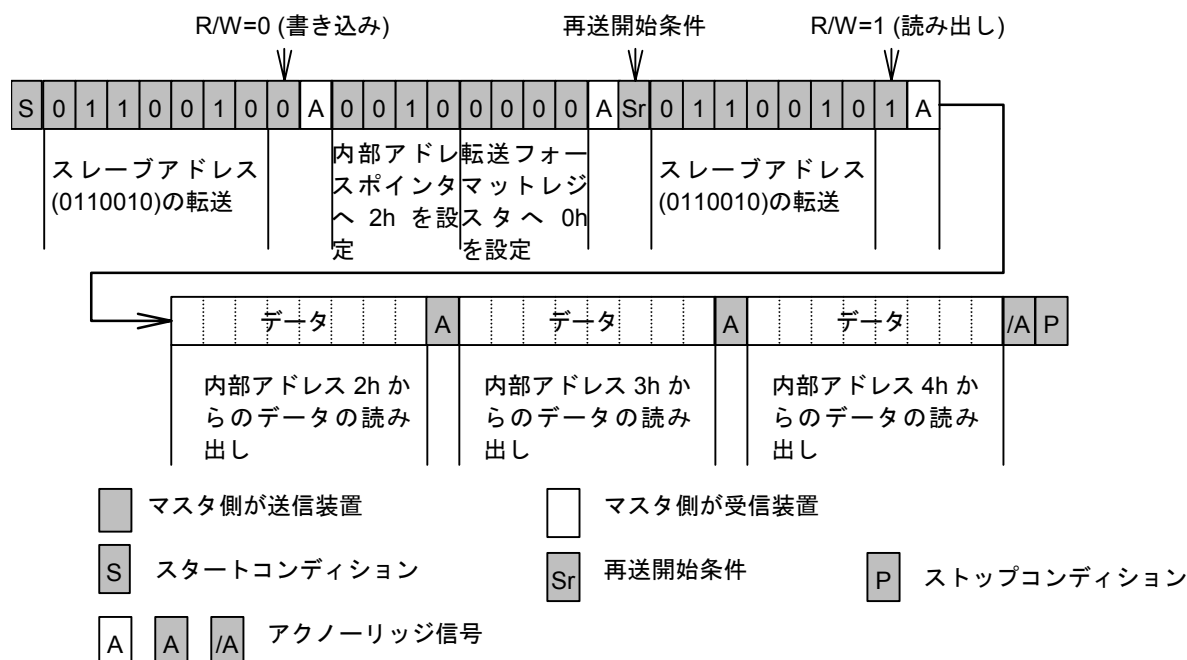


## (5) R2221L/T, R2223L/T のデータ転送読み出しフォーマット

内部レジスタのデータを読み出す場合、R2221L/T, R2223L/Tでは以下の3つの方法があります。

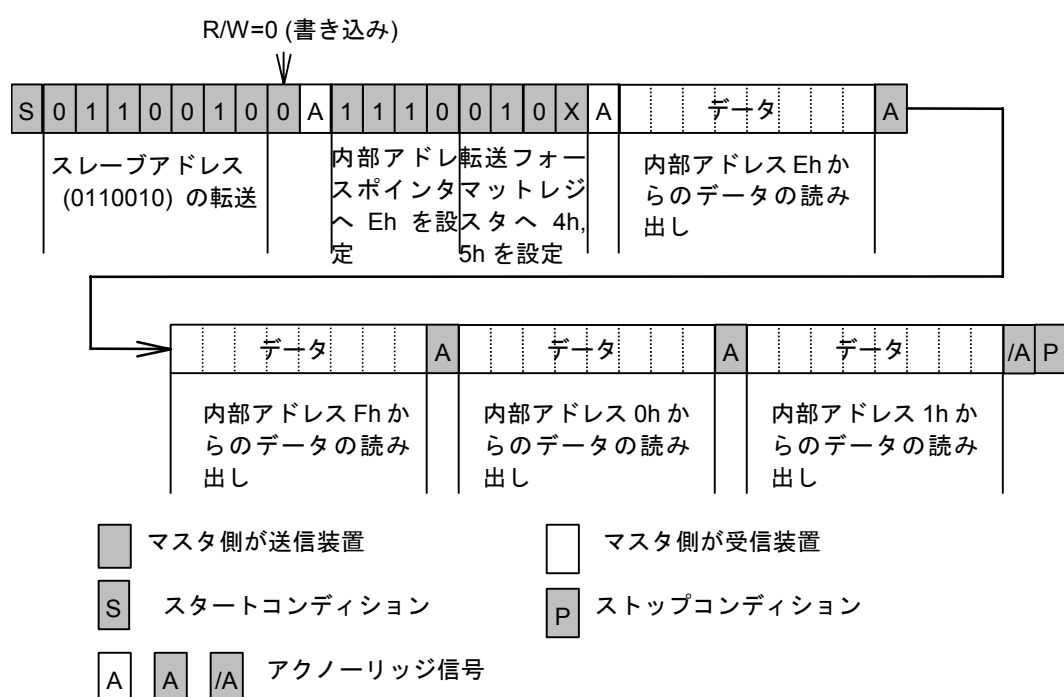
(4)で述べた内部アドレスポインタと転送フォーマットレジスタへの書き込みの方法で内部アドレスを指定した後、再送開始条件（(3)項参照）を発生させデータ転送方向を変更し、読み出しを行う方法です。内部アドレスポインタはストップコンディションを見るとFhにセットされます。そのため、この方法で読み出しを行う時は、再送開始条件の前にストップコンディションを挿入する事はできません。この方法で読み出す場合、転送フォーマットレジスタには0hを書き込みます。

## データ読み出し例 1 (内部アドレス 2h から 4h までのデータを読み出す場合)



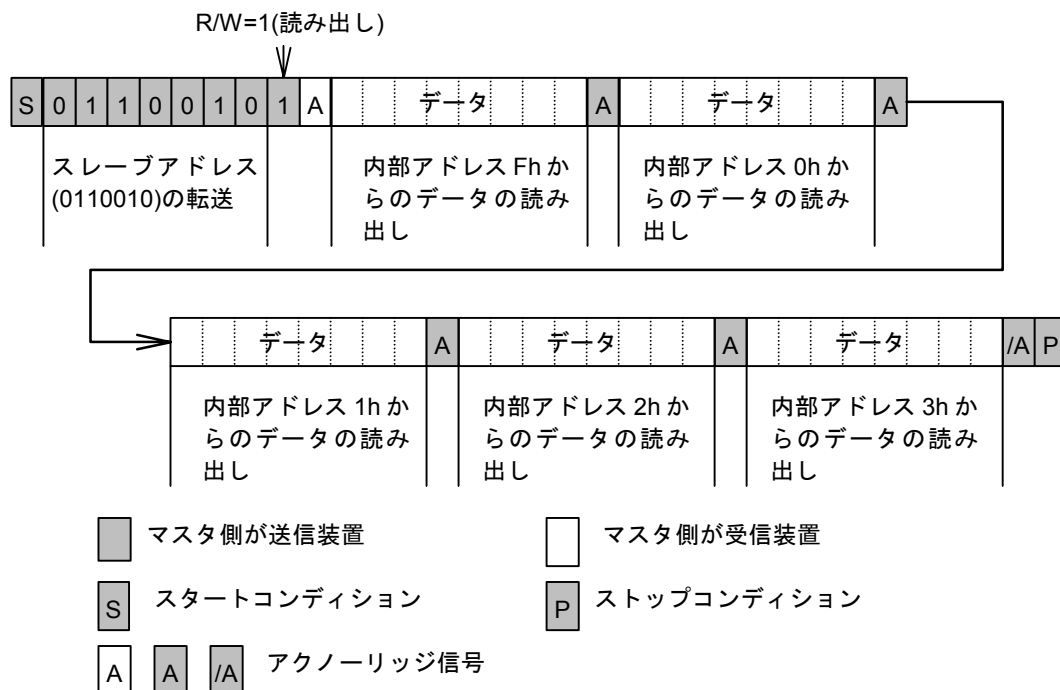
内部レジスタのデータを読み出す第2の方法は内部アドレスポインタと転送フォーマットレジスタへの書き込みの後、直ぐに読み出しを行う方法です。この方法は厳密にはI<sup>2</sup>Cバスの規格に準拠していませんが読み出し時間を短くし、マスタの負荷を軽減させるには有効です。この方法で読み出す場合、転送フォーマットレジスタには4hまたは5hを書き込みます。

## データ読み出し例 2 (内部アドレス Eh から 1h までのデータを読み出す場合)



内部レジスタのデータを読み出す第3の方法はスレーブアドレスとR/Wビット書き込み後、直ぐに読み出す方法です。第1の方法で述べたように、内部アドレスポインタはDefaultでFhになっていますので、この方法は内部アドレスFhから読み出しをスタートする場合にのみ有効になります。

データ読み出し例 3(内部アドレス Fh から 3h までのデータを読み出す場合)



## ● 特殊条件下のデータ転送

R2221L/T, R2223L/Tでは時刻の繰り上がり時に時刻の読み出し/書き込みを行なった時、誤読み出しや誤書き込みが起ることを防ぐために、スタートコンディションからストップコンディションまでの間、時計を一次的にホールドさせます。この間に時刻の繰り上がりがあった場合は、その補正をストップコンディション発生後約31 $\mu$ s以内に行います。誤読み出しや誤書き込みが起ることを防ぐためには、時刻の読み出し/書き込みを1回の転送(スタートコンディションからストップコンディションまで)の間に行う必要があります。また、スタートコンディションが発生してから0.5秒から1.0秒経過するとR2221L/T, R2223L/Tへのアクセスを自動解除する機能が働き、時計の一時ホールドを解除し、アドレスポインタをFhにセットし、CPUからのアクセスを強制終了します(ストップコンディションを受け取ったのと同じ動作をします。I<sup>2</sup>Cバスインターフェースからの自動復帰機能)。従って、1回のアクセスは0.5秒以内に終了させる必要があります。自動復帰機能により、時刻の読み出し中などにシステムが突然ダウンしてSCLがストップしても時刻の遅れは発生しません。

また、スタートコンディション発生後、ストップコンディションが発生する前にスタートコンディションが発生しても、2回目のスタートコンディションは「再送条件」とみなされます。そのため、1回目のスタートコンディションから0.5秒経過するとR2221L/T, R2223L/Tへのアクセスを自動解除する機能が働きます。自動復帰機能が働いてからもなおアクセスを行うと、書き込み時はアクノーリッジ信号が出なくなり、読み出し時はFFhが出力されるようになります。

整理すると、

- ・ 時刻の読み出し/書き込みがスタートして終了するまでストップコンディションを発生させない。
- ・ 1回の時刻の読み出し/書き込みは0.5秒以内に行う。
- ・ ストップコンディションから次のスタートコンディションまで31 $\mu$ s以上の時間を空けて下さい。

(ホストとのアクセスの間に時刻の桁上げがあった場合、R2221L/T, R2223L/Tはこの間に桁上げの補正を行います。)

の3点を守っている限り、ユーザーは何も意識をすることなくいつでもRTCへのアクセスが可能です。

例：秒から時までを読み出す場合の悪い例

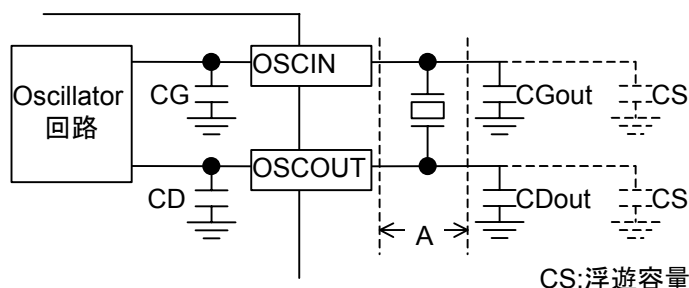
不可：(S)→(秒読み出し)→(分読み出し)→(P)→(S)→(時読み出し)→(P)

ここで言う、(S)はスタートコンディション、(P)はストップコンディションです。

読み出しを始めた時、時刻がPM5時59分59秒だったとします。たまたま秒,分を読み出している最中にPM6時00分00秒になったとします。この時点で秒の桁上げはホールドされているため時刻は59分59秒が読めます。その後、(P)を見たR2221L/T, R2223L/Tはホールドしていた秒の桁上げを行い、時刻はPM6時00分00秒になります。その後に時の桁を読み出すと、時の桁は6時になります。読み出された結果はPM6時59分59秒になり、誤った時刻が読み出されてしまいます。

## ■ 発振回路の構成と ECO モードと時計誤差の調整

### ● 発振回路の構成



外付け素子例

X'tal : 32.768kHz

ECO モード OFF:  $R1 \leq 75 \sim 80k\Omega$  Max.

ECO モード ON:  $R1 \leq 60 \sim 65k\Omega$  Max.

$CL = 6pF \sim 12.5pF$

$CGout = CDout = 0pF$

内蔵素子標準値

$CG = CD = 10pF$  typ

発振回路は VSS を基準とした、約 0.9V の定電圧回路で駆動しています。

### <水晶振動子について>

水晶振動子の基本特性値として CL 値（負荷容量:中心周波数のランク）と R1 値（等価直列抵抗：発振のしやすさの目安）があります。R2221L/T, R2223L/T では下表を推奨値としますが、水晶発振の安定性は、基板の浮遊容量(上図 CS)と外付けの発振容量(上図 CGout, CDout)にも影響され、特に R1, CL が推奨値を超える場合は水晶発振が不安定になるおそれがあります。R1 と CL の値については、使用される水晶振動子のメーカーに水晶と IC のマッチング評価を依頼し、決定することをお奨めします。

また、R1 値及び、水晶振動子の選択にあたっては、P.31「●ECOモード」項も参照ください。

水晶振動子 推奨パラメータ

ECO モード	R1	CL*1)
ON	60~65k $\Omega$ max.	6~8pF
OFF	75~80k $\Omega$ max.	6~8pF

\*1)CL 値については、6~8pF を推奨しますが、それ以上に大きい値(12.5pF)でも時計誤差補正回路 (P.34「●時計誤差補正回路」参照) を用いて、使用することができます。

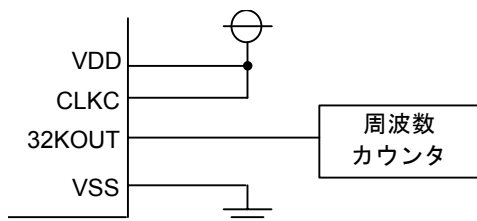
### <発振回路まわり 実装上の注意事項>

- ・ 水晶振動子はできるだけ IC の近くに配置してください。
- ・ 発振回路の近くに(特に図の←A→の区間)信号ライン・電源ラインを通さないで下さい。
- ・ OSCIN, OSCOUT 端子と PCB 基板間の絶縁抵抗は、できるだけ高くして下さい。
- ・ OSCIN, OSCOUT の配線は長い平行線にしないで下さい。
- ・ 結露は水晶発振停止等のエラーの原因になりますので、充分注意して下さい。

### <その他の注意事項>

- ・ 外部より OSCIN にクロック(32.768kHz)を入力すると、V<sub>DET</sub> などの電気的特性が保証できなくなりますので、推奨できません。
- ・ 発振出力(OSCOUT 出力)で他の IC を駆動することは、発振特性の安定化のため、行わないで下さい。

## ● 発振周波数の測定



- ・ 32KOUT出力から32768Hzクロックが出力されます。
- ・ 周波数カウンタは6桁以上(1ppm オーダー)のものを(推奨 7桁以上)ご使用下さい。

## ● ECOモード

R2223L/T では ECO ビットに 1 を書き込むことにより、ECO モード（超低消費電流での計時動作が可能）になります。R2221L/T では、 $\overline{\text{ECO}}$  端子を“L”にする事により、ECO モードになります。ECO モードを使用する時は、以下の条件を目安にし、十分なマッチング評価で発振余裕度の確認をお願いします。

- ・ 水晶振動子の R1(等価直列抵抗)の Max.値が 60~65k $\Omega$  以下であること
- ・ OSCIN-VSS/OSCOUT-VSS 間に外付け容量(CGout/CDout)を挿入しないこと

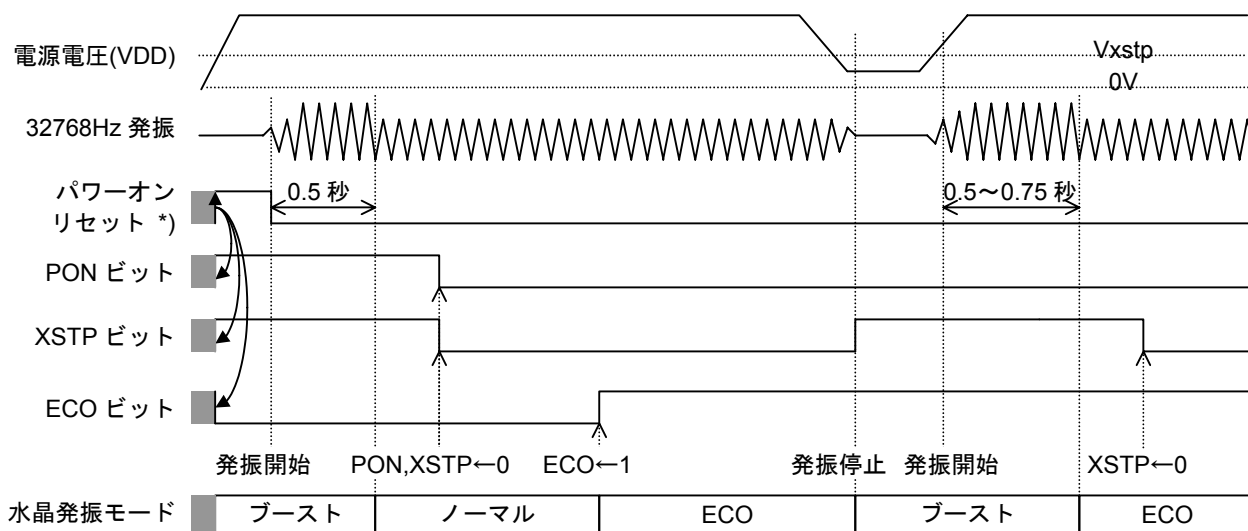
また、基板での浮遊容量をなるべく少なくするよう、基板レイアウトに配慮をお願いします。特に OSCIN/OSCOUT の信号線が多層基板上で重なって配線されている場合にはその影響は大きくなります。R1 が 65k $\Omega$  を超える水晶振動子をご使用の折は、ECO モードを OFF にして使用して下さい。また、R2223L/T では、電源が 0V から立ち上がった時と時刻を設定する時に、本ビットに 0 を書く事をお勧めします。

### <水晶振動子の R1(等価直列抵抗)と消費電流>

R2221L/T,R2223L/T の計時消費電流は、水晶振動子の R1(等価直列抵抗)と関連があり、R1 が大きいと損失が大きくなるため、消費電流が増えます。R1 と消費電流の関係は、P.45「■特性例」を参照下さい。

### <ECO モード／ノーマルモード／ブーストモード>

R2221L/T,R2223L/T では、水晶発振回路の発振モードとして、3 種類の発振モードがあります。ECO モードは計時動作時の消費電流を超低消費電流にします。ノーマルモード(ECO モード OFF)は計時動作時の消費電流が ECO モードより若干増加します。ブーストモードは最初の電源投入時(PON=1)、または水晶発振が停止した時(XSTP=1)に、水晶発振回路をブーストし、水晶発振回路の発振開始時間を早める働きをします。尚、通常は水晶の等価抵抗等に応じて、モードを固定して使用します。



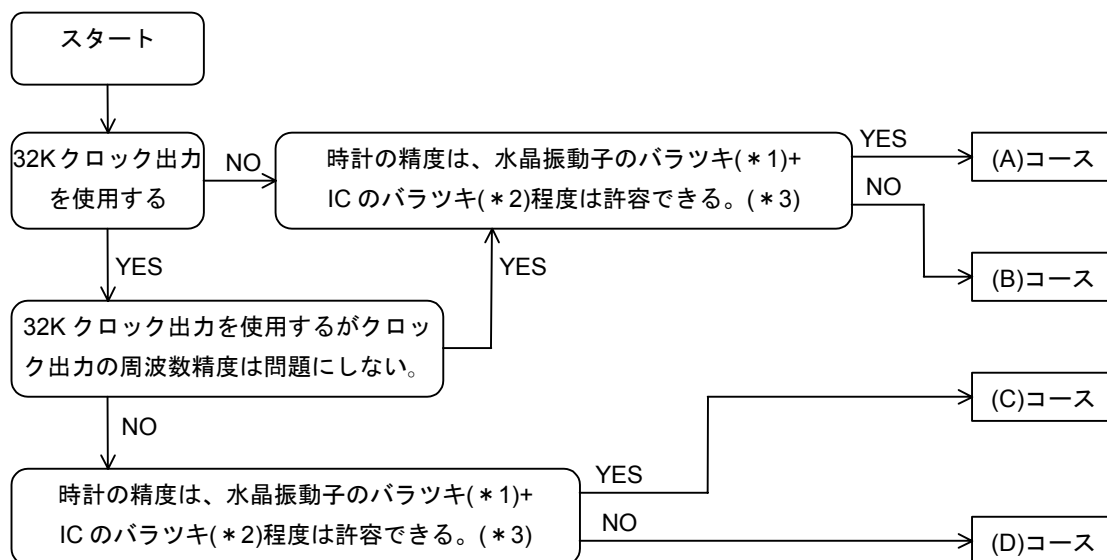
\*)上図のパワーオンリセットは内部信号で、VDD 投入後から水晶発振が開始するまで出力されます。

パワーオンリセットが出力されている期間(水晶発振が開始されるまでの時間。概ね 0.1~1.0 秒)、I2C バスのアクセスはできません。



## ● 発振周波数の調整

発振周波数の調整方法は R2221L/T, R2223L/T を組み込むシステムで、どのような使われ方をするか、時計の誤差はどの程度まで許されるかで変わってきます。以下のフローに従って、システムに最適な発振調整法を選択して下さい。



\*1) 一般的に水晶振動子はCL値(負荷容量)により中心周波数がクラス分けされており、さらにバラツキ精度により $\pm 10, \pm 20, \pm 50$ ppm程度にランク分けされて販売されています。

\*2) ICによる周波数バラツキは基本的に常温で約 $\pm 5 \sim 10$ ppm程度です。

\*3) ここでいう時計の精度は常温時のもので、実際には水晶自身の温度特性なども影響を及ぼします。

### (A) コース

時計の精度を IC 毎に合わせ込みをしない(無調整)場合で、水晶振動子の CL 値は特に選択する必要はなく、どの値でも使用可能です。水晶振動子の精度バラツキは時計の精度が許される範囲で選択を行えます。いくつかの水晶振動子、IC を用いて、P.31「● 発振周波数の測定」の方法で中心周波数を求め P.34「● 時計誤差補正回路」の補正方法で補正値を定め、常にその値を R2221L/T, R2223L/T に書き込むようにします。

### (B) コース

時計の精度を、(水晶振動子のバラツキ+IC のバラツキ)以内に抑えるには、IC 毎に時計誤差の補正をする必要が出てきます。時計誤差の補正の方法は P.34「● 時計誤差補正回路」を参照下さい。時計誤差の補正をすることにより、水晶振動子は周波数精度バラツキや CL 値(負荷容量)の選択許容範囲が広がります。ご使用予定の水晶振動子と IC を用いて、P.31「● 発振周波数の測定」の方法で中心周波数を求め、さらに水晶振動子の周波数バラツキと IC のバラツキを考慮して、時計誤差補正回路で合わせ込みが可能な範囲が確認をされてから、IC 毎に時計誤差補正回路により調整を行って下さい。常温で約 $\pm 0.5$ ppm まで調整可能です。

### (C) コース

(C)コースと(D)コースでは時計の合わせ込みと共に、32KOUT の周波数の合わせ込みも必要になります。通常、水晶振動子の周波数の合わせ込みは、水晶の両端に接続される 2 つの容量 CG と CD を調整して行います。R2221L/T, R2223L/T ではこの CG と CD が内蔵されているため、水晶振動子の CL 値で発振周波数の合わせ込みが必要になります。



一般に CL 値と CG,CD の値の間には以下の関係が成り立ちます。

$$CL = \frac{CG \times CD}{CG + CD} + CS \quad CS: \text{基板の浮遊容量}$$

R2221L/T, R2223L/T に使用する水晶振動子としては CL 値を 6~8pF 程度のものを推奨していますが発振周波数を P.31 「● 発振周波数の測定」 項の方法で測定し、発振周波数が高い（時計が進む）時は CL 値の小さい水晶振動子に変更し、小さい（時計が遅れる）時は CL 値の大きい水晶振動子に変更します。このようにして最適な CL 値の水晶振動子を選択し、時計誤差補正回路には補正を行わない値を書き込みます。(P.34 「● 時計誤差補正回路」)

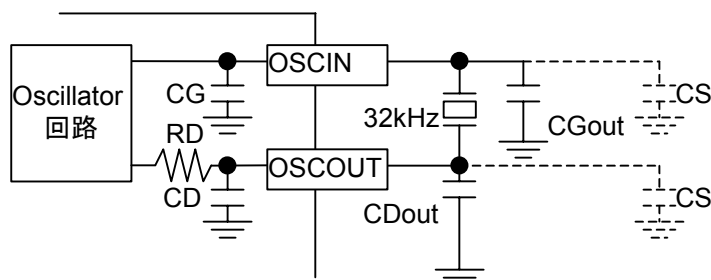
#### (D)コース

(C)コースと同じ要領で水晶振動子を選択し、さらに、(B)コースと同じように IC 毎に時計誤差の補正をする必要があります。時計誤差の補正の方法は P.34 「● 時計誤差補正回路」を参照下さい。

#### 参考)

CL値の適合性については水晶メーカーにも問い合わせされることを推奨致します。

なお、発振周波数が高い（時計が進む）場合には、外付けに下図のようにCGout,CDoutを付加して周波数を調整することも可能です。特に、CL=9pFの水晶振動子を使用する場合にはこの方法が有効です。



\*1) CGout、CDout は 0~6pF 程度まで  
(基板の浮遊容量含む)

但し、CGout, CDout を付加しますと、最低計時電源電圧および計時消費電流が大きくなり、発振もし難くなります。また、本ケースにおいては ECO モードは OFF にして下さい。CGout=5pF、CDout=5pF 付加時の規格例を下記に示します。

#### 参考値 (CG,CD外付け時の規格例)

(T<sub>opt</sub>=-40~85°C, V<sub>SS</sub>=0V)

記号	項目	条件	最小	標準	最大	単位
V <sub>clk</sub>	計時電源電圧 (ECO モード=off)	内部時計データを保持できる電源電圧 CGout=CDout=5pF 水晶振動子 R1=55kΩ	(1.1)		5.5	V
I <sub>DD</sub>	計時消費電流 (ECO モード=off)	V <sub>DD</sub> =3V, SCL=SDA=CLKC=0V 32KOUT 非動作時 Output = OPEN CGout=CDout=5pF 水晶振動子 R1=55kΩ		0.35	(1.0)	μA

## ● 時計誤差補正回路

時計誤差補正回路を用いると、20秒または1分に1度、1秒のクロック数を変化させることにより時計の進み遅れを高精度に調整することができます。時計誤差補正レジスタのDEVビットに0を書き込むと補正は20秒に1度行われ、1を書き込むと1分に1度になります。(F6,F5,F4,F3,F2,F1,F0)=(\*,0,0,0,0,0,\*)を書き込めば、時計誤差補正回路による補正を行いません>(\*は0または1) 時計の誤差補正を実施する場合、レジスタへの設定値は以下の式で算出可能です。

### (1) 発振周波数(\*1)>ターゲット周波数(\*2)の時(時計が進んでいる時)

DEV=0の時：

$$\text{補正值}(*3) = \frac{(\text{発振周波数} - \text{ターゲット周波数} + 0.1)}{\text{発振周波数} \times 3.051 \times 10^{-6}} \div (\text{発振周波数} - \text{ターゲット周波数}) \times 10 + 1$$

DEV=1の時：

$$\text{補正值}(*3) = \frac{(\text{発振周波数} - \text{ターゲット周波数} + 0.0333)}{\text{発振周波数} \times 1.017 \times 10^{-6}} \div (\text{発振周波数} - \text{ターゲット周波数}) \times 30 + 1$$

\*1) 発振周波数：

常温の時P.31「● 発振周波数の測定」の方法で32KOUT端子から出力されるクロックの周波数。

\*2) ターゲット周波数：

合わせ込みを狙う周波数。32768Hzの水晶の温度特性は常温で最も高い周波数になるのが一般的なので、通常、このターゲット周波数に32768.00Hz～32768.10(32768Hzに対し+3.05ppm)程度にされることを推奨します。ただし、この値は使用機器の想定される環境/場所などによっても異なってきます。

\*3) 補正值：最終的にF6～F0に書き込む値。この値は7bitの符号化2進数で表されています。

### (2) 発振周波数=ターゲット周波数の時(時計に進み遅れない時)

補正值=0または+1または-64または-63を書けば、補正を行いません。

### (3) 発振周波数<ターゲット周波数の時(時計が遅れている時)

DEV=0の時：

$$\text{補正值} = \frac{(\text{発振周波数} - \text{ターゲット周波数})}{\text{発振周波数} \times 3.051 \times 10^{-6}} \div (\text{発振周波数} - \text{ターゲット周波数}) \times 10$$

DEV=1の時

$$\text{補正值} = \frac{(\text{発振周波数} - \text{ターゲット周波数})}{\text{発振周波数} \times 1.017 \times 10^{-6}} \div (\text{発振周波数} - \text{ターゲット周波数}) \times 30$$

計算例を以下に示します。

(例1) 発振周波数=32768.85の場合 ターゲット周波数=32768.05の場合

DEV=0にした場合、

$$\begin{aligned} \text{補正值} &= (32768.85 - 32768.05 + 0.1) / (32768.80 \times 3.051 \times 10^{-6}) \div (32768.85 - 32768.05) \times 10 + 1 \\ &= 9.001 \div 9 \end{aligned}$$

となり(DEV,F6,F5,F4,F3,F2,F1,F0)=(0,0,0,0,1,0,0,1)を入力します。

この例のように時計が進んでいる時の補正値は01hからの距離になります。

実際には若干の量子化誤差が出ます。量子化誤差は以下ようになります。

$$\text{量子化誤差} = ((32768 \times 20 + (9-1) \times 2) - (32768.8 \times 20 \times 32768 / 32768.05)) / (32768.8 \times 20) \div 1.5\text{ppm}$$

DEV=1にした場合

$$\begin{aligned} \text{補正値} &= (32768.80 - 32768.05 + 0.03333) / (32768.80 \times 1.017 \times 10^{-6}) \div (32768.80 - 32768.05) \times 30 + 1 \\ &= 23.5 \div 24 \end{aligned}$$

となり(DEV,F6,F5,F4,F3,F2,F1,F0)=(1,0,0,1,1,0,0,0)を入力します。

この場合の量子化誤差は以下ようになります。

$$\text{量子化誤差} = ((32768 \times 60 + (24-1) \times 2) - (32768.8 \times 60 \times 32768 / 32768.05)) / (32768.8 \times 60) = 0.5\text{ppm}$$

(例2) 実際の発振周波数=32762.22 ターゲット周波数=32768.05の場合

DEV=0にした場合

$$\begin{aligned} \text{補正値} &= (32762.22 - 32768.05) / (32762.22 \times 3.051 \times 10^{-6}) \div (32762.22 - 32768.05) \times 10 \\ &= -58.325 \div -58 \end{aligned}$$

-58を7bitの符号付2進数で表現するには128(80h)から58(3Ah)を引き算します。この場合には、80h-3Ah=46h となり(DEV,F6,F5,F4,F3,F2,F1,F0)=(0,1,0,0,0,1,1,0)を入力します。

この例のように時計が遅れている時の補正値は80hからの距離になります。

$$\text{量子化誤差} = ((32768 \times 20 + (-58 \times 2) - (32762.22 \times 20 \times 32768 / 32768.05)) / (32762.22 \times 20) \div 0.92\text{ppm}$$

DEV=1にした場合

$$\begin{aligned} \text{補正値} &= (32762.22 - 32768.05) / (32762.22 \times 1.017 \times 10^{-6}) \div (32762.22 - 32768.05) \times 30 \\ &= -174.97 \div -175 \end{aligned}$$

補正可能な値は-62から63までですので、DEV=1の時の補正可能な範囲を超えています。

#### (4) DEV=0 の時と=1 の時の違い

DEV=0の時と=1の時で、以下の違いが生じます。

	DEV=0	DEV=1
補正可能範囲	-189.2～189.2ppm	-63ppm～63ppm
最大量子化誤差	約±1.5ppm	約±0.5ppm

## ● 補正結果の確認方法

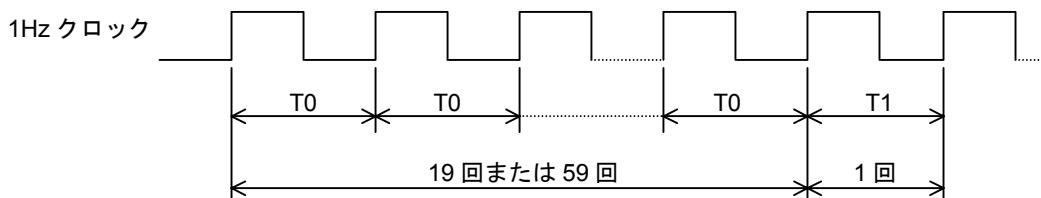
時計誤差補正回路は、20 秒または 1 分に一度だけ 1 秒の長さを変えて時計の進み遅れを調整します。発振回路の発振周波数自身を調整する訳ではありません。従って、32KOUT 端子から出力される 32768Hz 出力を見て、補正が行われているかを確認することはできません。

評価確認を行う時には、以下の方法を用います。

- (1) 割り込み端子よりパルスモード1Hzクロックを出力させる。

アドレスEhに(XXXX0011)を書くと、 $\overline{\text{INTRA}}$  端子(R2221L/Tは $\overline{\text{INTR}}$ 端子)からDuty50%の1Hzクロックが出力されます。

時計誤差補正回路を使用すると出力される1Hzクロックは下図のように20秒(DEV=0の時)または60秒(DEV=1の時)に1回だけ周期が変わります。



周波数カウンタを利用してT0とT1の周期を測定します。この時、周期は7桁以上の精度で求めることを推奨します。

- (2) T0とT1から平均周期を求めます。

DEV=0の時

$$T = (19 \times T0 + 1 \times T1) / 20$$

DEV=1の時

$$T = (59 \times T0 + 1 \times T1) / 60$$

求めた周期から時計の誤差を計算します。

本方法は製品の開発時には使えますが、量産時には時間がかかりすぎて使えません。短時間で確認を行うには、操作が少々複雑になります。しかし、時計誤差補正回路がデジタル的な補正のため、32K クロックの周波数と補正值から計算した値で時計の進み遅れは正確に予測可能です。

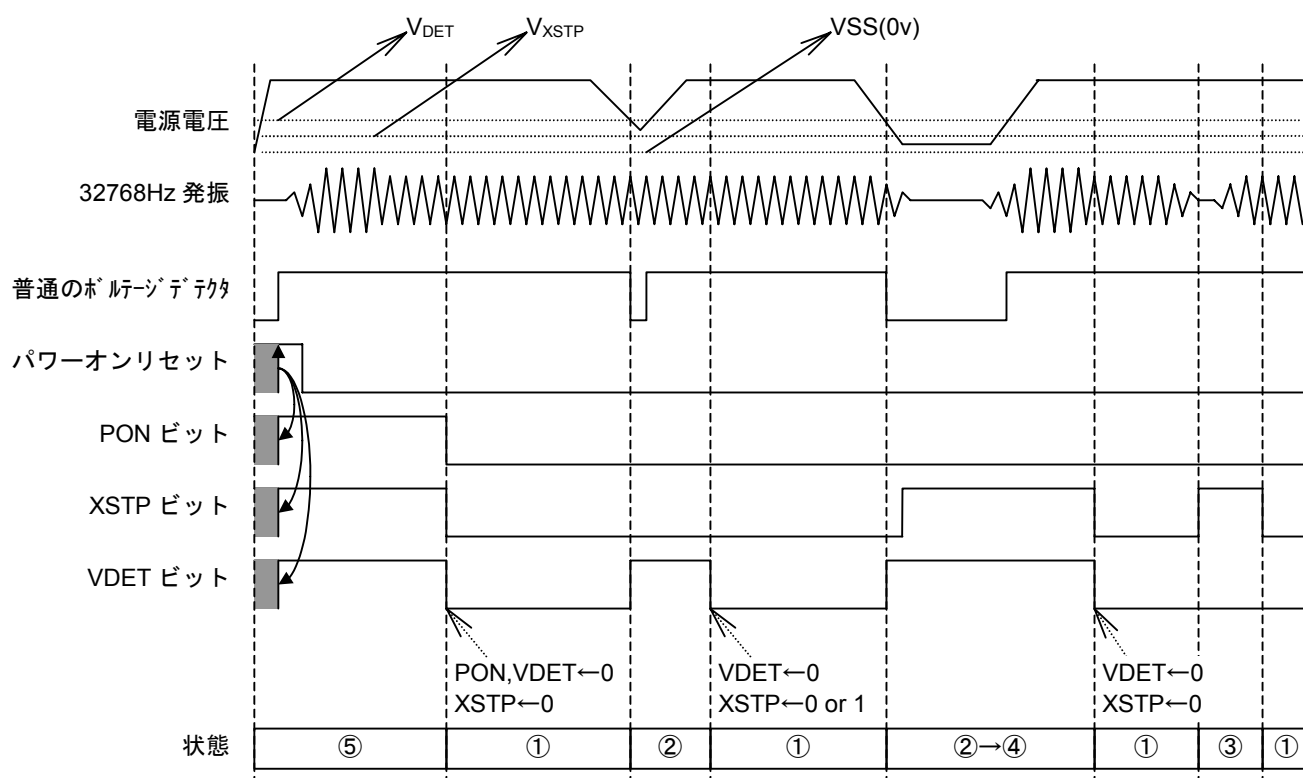
## ■ パワーオンリセットと発振停止検出機能と電源電圧監視

パワーオンリセットは電源が 0V から立ち上がった時に内部制御系レジスタをリセットする機能です。発振停止検出は水晶振動子の発振が止まったことを記憶する機能です。電源電圧監視は電源電圧が閾値( $V_{DET}$ )を下回ったことを記憶する機能です。

発振停止検出用のフラグ XSTP は、発振停止時に 1 になります。電源電圧監視用のフラグ VDET は電源電圧が閾値より下がった時 1 になります。XSTP, VDET とともに 0 を書き込むまで 1 が維持され、1 を書き込むことはできません。またパワーオンリセットのフラグ PON が 1 になると、それぞれ 1 になります。

以下は PON, XSTP, VDET の状態で電源電圧および時計データがどのような状態であったか整理したものです。

状態	PON	XSTP	VDET	電源,発振回路の状態	時計/バックアップの状態
①	0	0	0	電源も発振も正常状態	正常状態
②	0	0	1	電源が閾値を下回ったが発振は止まらなかった。	時計のデータは正常であるが、バックアップ電池が危険な状態まで電圧が下がった
③	0	1	0	発振は止まったが、電源は閾値を下回らなかった。	結露などで発振が止まった可能性がある。
④	0	1	1	電源電圧が閾値以下まで落ちたが、0V まで落ちきらなかった。発振も止まった。	バックアップ電池の電圧低下などにより時計が止まった。
⑤	1	1	1	電源が 0V まで落ちた	時計のデータは信用できない。

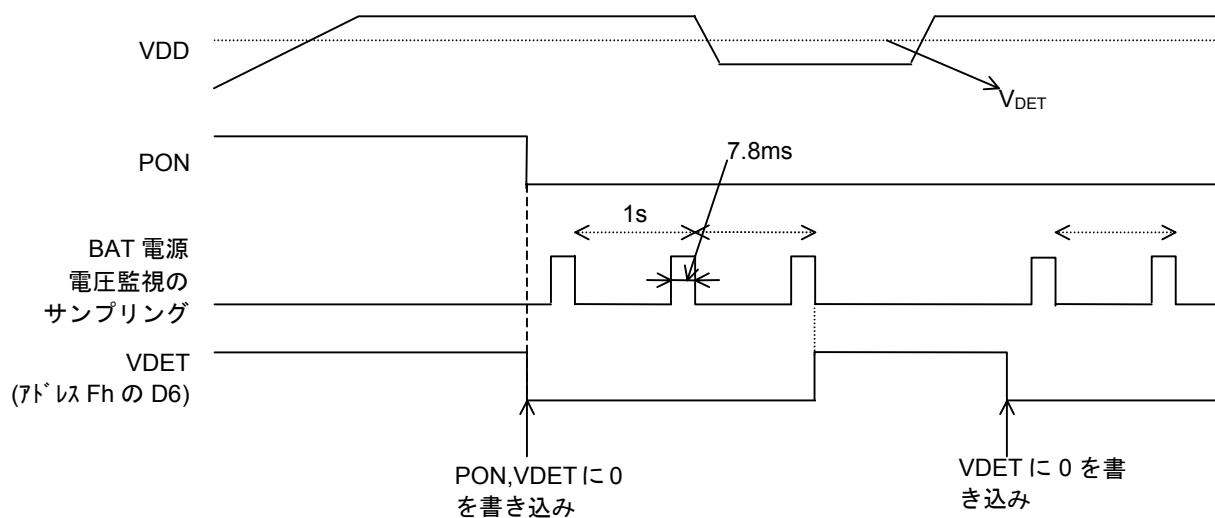


\*)上図のパワーオンリセットは内部信号で、VDD 投入後から水晶発振が開始するまで出力されます。

パワーオンリセットが出力されている期間(水晶発振が開始されるまでの時間。概ね 0.1~1.0 秒)、I2C バスのアクセスはできません。

### ＜電源電圧監視＞

消費電流を極力抑えるため、電源電圧監視回路は下図のように 1 秒に 7.8ms だけサンプリング動作します。閾値電圧は  $V_{DET}$  になります。1 度  $V_{DET}$  が 1 になるとサンプリング動作は停止し、0 を書き込まない限り再開しません。 $V_{DET}$  は電源が 0V から立ち上がり  $PON=1$  になると 1 になりますので、初期状態ではサンプリング動作を停止しています。その後、 $V_{DET}$  に 0 を書き込むと動作を開始し、 $V_{DD}$  が  $V_{DET}$  以下になり、閾値以下の電圧を検出すると、 $V_{DET}=1$  になり動作を停止します。本機能は 1 秒に 1 度だけしか動作しないため、電源の瞬断は検知できない場合があります。

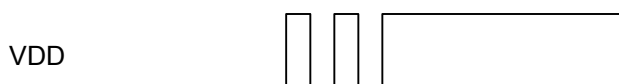


### ＜パワーオンリセット、発振停止検出、電源電圧監視使用上の注意事項＞

- ・ VDD瞬断の場合、いずれの機能も働かない場合があります。
- ・ 電源ラインのスパイクノイズ防止(バイパスコンデンサをVDDの直近に必ず実装して下さい)
- ・ 発振部への基板上でのノイズ防止
- ・ 各端子へ最大定格以上の電圧印加の防止

により、誤検出防止、およびノイズによる誤動作防止は、確実に行っておいて下さい。

特に、バックアップ電池の実装時などに下図のような電源電圧印加があると  $PON/XSTP$  が 0 から 1 に変化していないにもかかわらず内部データが壊れている場合があります。大きなチャタリングが入らないような配慮をお願いいたします。



## ■ アラームと定周期割り込み

R2223L/Tの  $\overline{\text{INTRA}}$  または  $\overline{\text{INTRB}}$  端子、R2221L/Tの  $\overline{\text{INTR}}$ 端子より、以下の2つの出力波形を出力が可能です。

### (1) アラーム一致割り込み

アラームレジスタに設定した時刻(曜日,時,分)と、時計カウンタ(曜日,時,分)が一致した時、出力端子がオン(L)になります。アラーム一致割り込みには、曜日、時、分を設定できる Alarm\_W と時、分の設定出来る Alarm\_D があります。R2223L/T では Alarm\_W は  $\overline{\text{INTRB}}$  より出力し、Alarm\_D は  $\overline{\text{INTRA}}$  より出力し、R2221L/T では  $\overline{\text{INTR}}$ より両方とも出力します。

### (2) 定周期割り込み

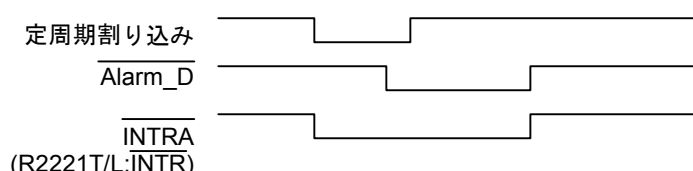
定周期割り込み周期選択ビットで選択した出力波形を R2223L/T は  $\overline{\text{INTRA}}$  から、R2221L/T は  $\overline{\text{INTR}}$ から出力します。波形にはパルスモードとレベルモードがあります。

この2種類の出力波形には出力の状態をレジスタでモニタするフラグビットと出力波形を有効にするイネーブルビットがあります。

	フラグビット	イネーブルビット	出力端子 (R2223L/T)	出力端子 (R2221L/T)
Alarm_W	WAFG (7ビット Fh の D1)	WALE (7ビット Eh の D7)	$\overline{\text{INTRB}}$	$\overline{\text{INTR}}$
Alarm_D	DAFG (7ビット Fh の D0)	DALE (7ビット Eh の D6)	$\overline{\text{INTRA}}$	$\overline{\text{INTR}}$
定周期割り込み	CTFG (7ビット Fh の D2)	CT2=CT1=CT0=0 でデイスエーブル (7ビット Eh の D2-0)	$\overline{\text{INTRA}}$	$\overline{\text{INTR}}$

- ・ 電源ON(PON=1)時、WALE=DALE=CT2=CT1=CT0=0なので、R2223L/Tは  $\overline{\text{INTRA}}$  および  $\overline{\text{INTRB}}$  端子が、R2221L/Tは  $\overline{\text{INTR}}$ 端子がOFF(H)になります。
- ・ 複数の出力波形が同じ出力端子から出力される時、その出力は両者の負論理のOR波形になります。

例：定周期割り込みと Alarm\_D を  $\overline{\text{INTRA}}$  端子(R2221T/L では  $\overline{\text{INTR}}$  端子)から出力させた場合



このようなケースでどちらの出力波形が端子から出力されているかはフラグレジスタを読むことにより確認可能です。

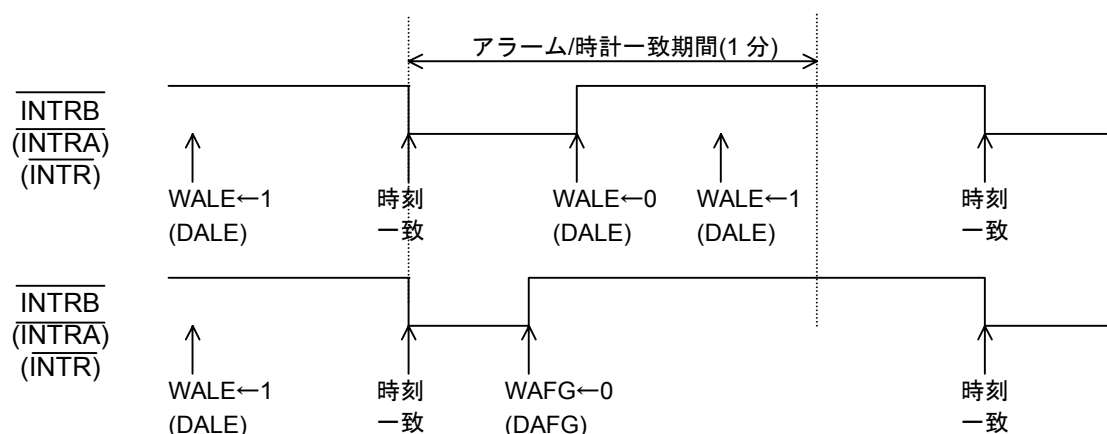
### ● アラーム一致割り込み

アラームを制御するビットにはイネーブルビット(WALE,DALE)とフラグビット(WAFG,DAFG)があります。イネーブルビットに 1 を書き込むとアラームが動作し、0 を書き込むと停止します。

フラグビットは読み出しの時は各アラーム出力のモニターとなります。即ち、出力がLの時1になり、OFF(H)の時0になります。書き込みの時は1を書き込んでも何も動作はしません。0を書き込むと出力をOFF(H)にします。

フラグビットを0にしてもイネーブルビットは変化しませんのでアラームはそのまま動作し続け、次のアラーム一致時刻に出力はLになります。

アラームの設定を行う時は、WALE(DALE)ビットを0状態でアラームレジスタにアラームを動作させたい曜日(Alarm\_W)、時、分を設定した後、WALE(DALE)=1にします。一旦、WALE(DALE)を0にするのはアラーム設定中に、偶然、現在時刻とアラーム時刻が一致した時に出力が出るのを避けるためです。



WALE(DALE)を0にした後、現時刻と同一時分にアラームを設定して、再度WALE(DALE)を1にした場合、INTRB ( INTRA , INTR)は直ぐには”L”にならず、その次の設定時分に”L”になります。

## ● 定周期割り込み

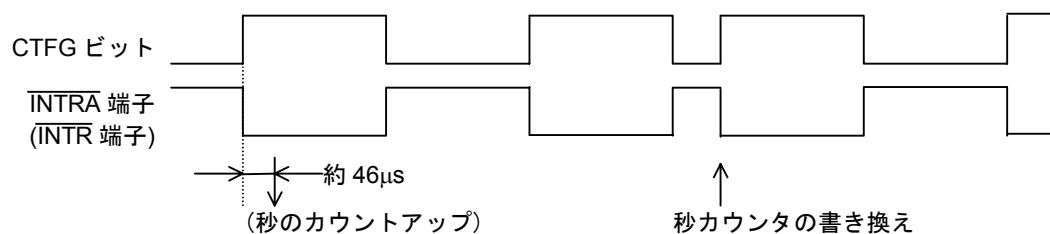
定周期割り込み選択ビット(CT2-0)を設定することによりCPUに対する一定周期の割り込みを発生出来ます。出力波形にはパルスモードとレベルモードがあります。パルスモードではDutyがほぼ50%の波形が出力され、レベルモードでは出力は一定周期でLになり、CTFGに0を書き込むことによりH(OFF)に戻します。

CT2	CT1	CT0	設 定 内 容	
			波形モード	周期と立ち下がりタイミング
0	0	0	-	OFF(H)
0	0	1	-	L 固定
0	1	0	パルスモード *1)	2Hz(Duty50%)
0	1	1	パルスモード *1)	1Hz(Duty50%)
1	0	0	レベルモード *2)	1秒に1度(秒カウントアップと同時)
1	0	1	レベルモード *2)	1分に1度(毎分00秒)
1	1	0	レベルモード *2)	1時間に1度(毎時00分00秒)
1	1	1	レベルモード *2)	1月に1度 (毎月1日午前00時00分00秒)

(Default 値)

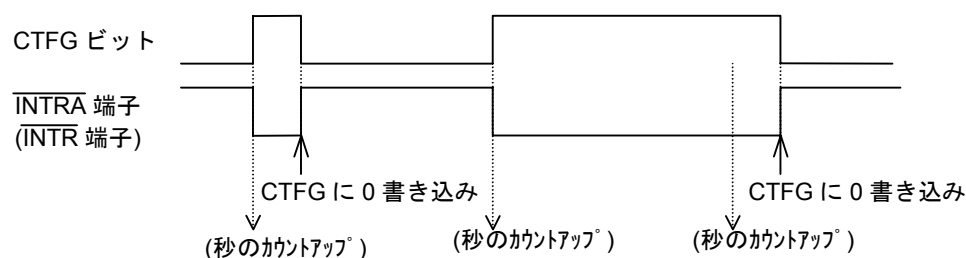


- \*1) パルスモード：2Hz,1Hzのクロックパルスを出力します。秒のカウントアップとの関連は下図を参照下さい。



パルスモードにおいて、秒のカウントアップは出力立ち下がりエッジから約46μs遅れます。このため出力の立ち下がり直後に時刻を読み出すと、RTCの計時時刻に比べて、見掛け上約1秒遅れた時刻が読み出される場合があります。秒カウンタの書き換えを行うと秒未満のカウンタもリセットされるため  $\overline{\text{INTRA}}$  ( $\overline{\text{INTR}}$ )は1度Lになります。

- \*2) レベルモード：割り込み周期として1秒、1分、1時間、1ヶ月を選択可能。秒のカウントアップは割り込み出力の立ち下がりと同時にです。下図に割り込み周期を1秒に設定した場合のタイミングチャートを示します。



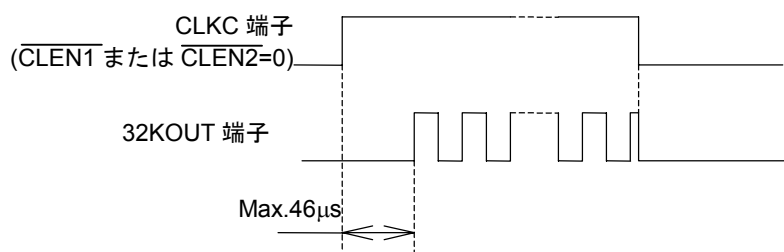
- \*1), \*2) 時計誤差補正回路使用時は、20秒または1分に1回定周期割り込みの周期が変化します。  
 パルスモード：出力パルスのL期間が最大±3.784msec増減します。例えば1Hzの時Dutyが50±0.3784%になります。  
 レベルモード：1秒間の周期が最大±3.784msec増減します。

## ■ 32K クロック出力

R2221L/T, R2223L/Tは  $\overline{\text{CLEN1}}$  または  $\overline{\text{CLEN2}}$  ビットが0で、かつCLKC端子がHの時、32KOUT端子から32768Hzのクロックが出力されます。この条件が揃わない時、出力はLになります。

$\overline{\text{CLEN1}}$ (7ビット Fh, D3)	$\overline{\text{CLEN2}}$ (7ビット Eh, D4)	CLKC 端子	32KOUT 出力
1	1	*	L
*	*	L	
0(Default)	*	H	クロック出力
*	0(Default)	H	

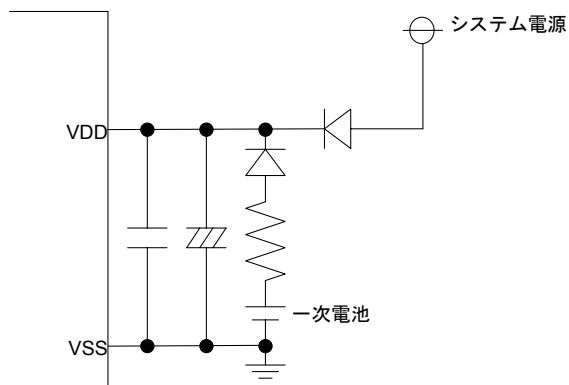
以下に32KOUT端子と  $\overline{\text{CLEN1}}$ 、 $\overline{\text{CLEN2}}$ 、CLKC端子のタイミング関係を示します。



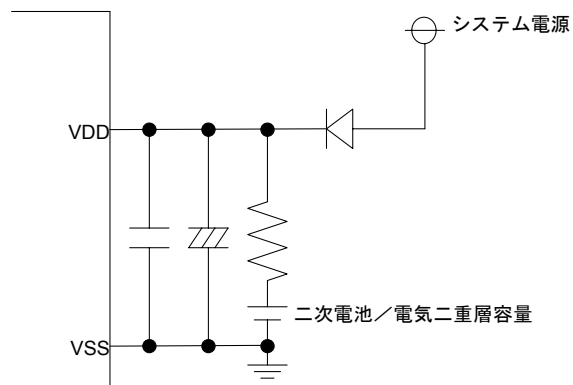
## ■ 応用回路例

### ● 電源周辺回路例

回路例1



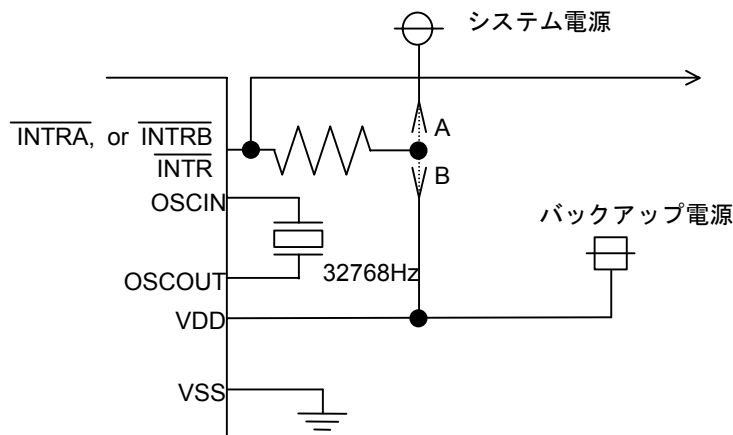
回路例2



\*) パスコンは IC の間近に設置し、高周波数用と低周波数用を並列に入れて下さい。

## ● $\overline{\text{INTRA}}$ , $\overline{\text{INTRB}}$ 端子 (R2221L/T $\overline{\text{INTR}}$ の接続)

R2221L/Tの  $\overline{\text{INTR}}$ 端子及び、R2223L/Tの  $\overline{\text{INTRA}}$  ,  $\overline{\text{INTRB}}$  端子は、Nchオープンドレイン出力で、電源側に保護ダイオードが入っていません。そのため、各電源電圧に関係なく、5.5Vまでのプルアップが可能です。



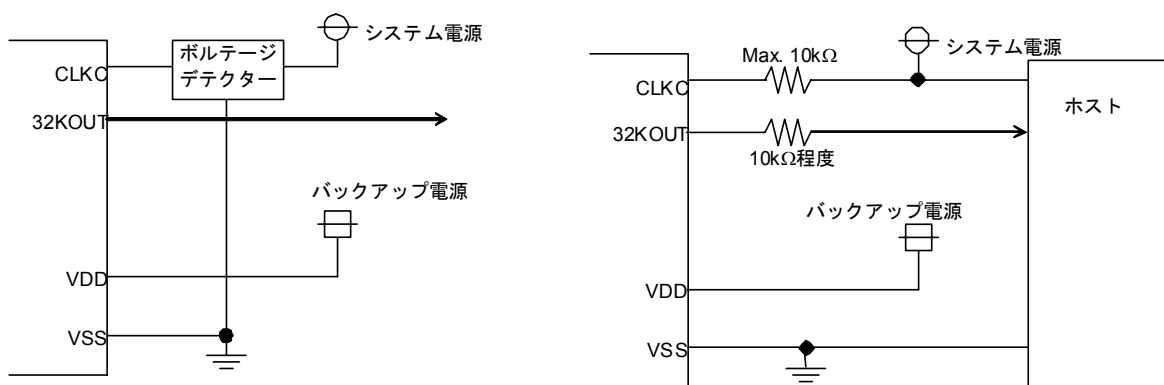
\*)  $\overline{\text{INTR}}$ 、 $\overline{\text{INTRA}}$ 、 $\overline{\text{INTRB}}$  端子のプルアップ抵抗は、バッテリーバックアップ時の使い方により、接続位置に注意して下さい。

- (1) バッテリーバックアップ時、使用しない 上図のAの接続
- (2) バッテリーバックアップ時も、使用する 上図のBの接続

## ● 32KOUT 端子の接続

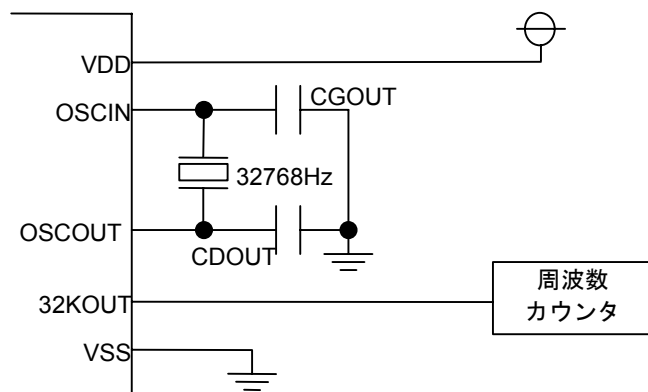
32KOUT端子はCMOS出力ですのでR2221L/T, R2223L/Tと接続先のデバイスの電源電圧が同電位である必要があります。また、接続先の電源が落ちる時は32KOUTも出力を止めるようにする必要があります。

CLKC端子を直接システム電源にプルアップ接続する場合はプルアップ抵抗の抵抗値を10K $\Omega$ 以下にしてください。また、32KOUT端子には電源立ち上げ/立ち下げ時の接続先の保護のため10K $\Omega$ 程度の電流制限抵抗を入れる事をお奨めします。



## ■ 特性例

測定回路



指定なき場合

X'tal : 32.768kHz

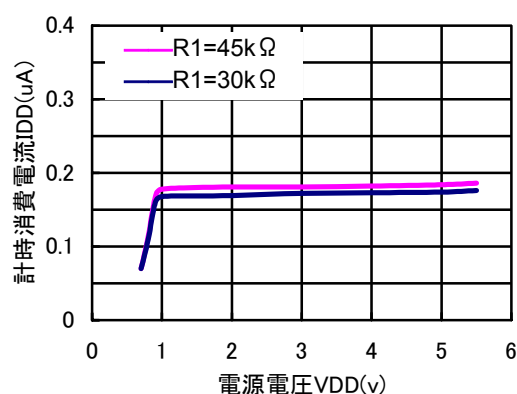
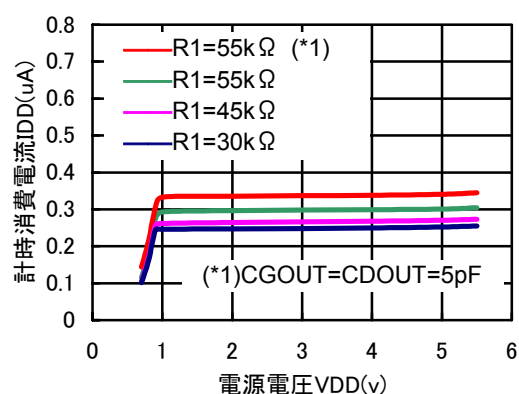
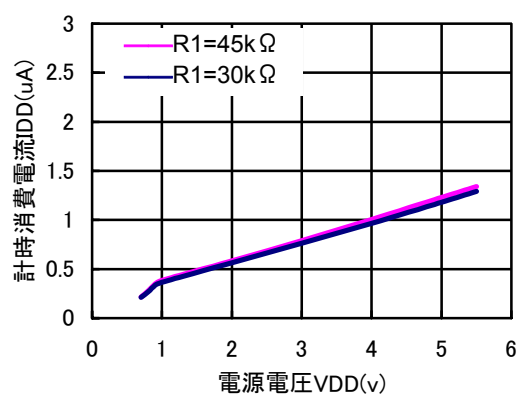
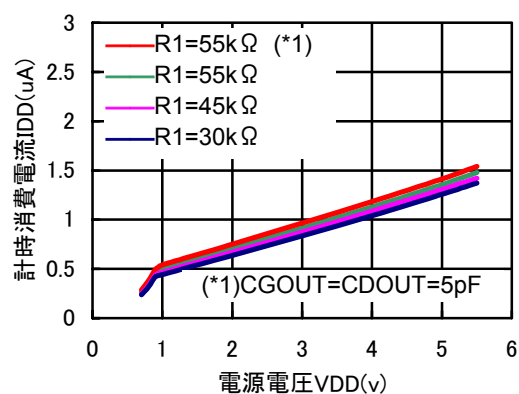
(R1=30k $\Omega$ )

(CL=7pF)

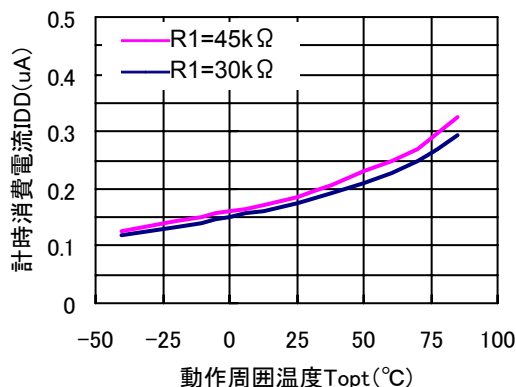
CGOUT=CDOUT=0pF

出力端子 : Open

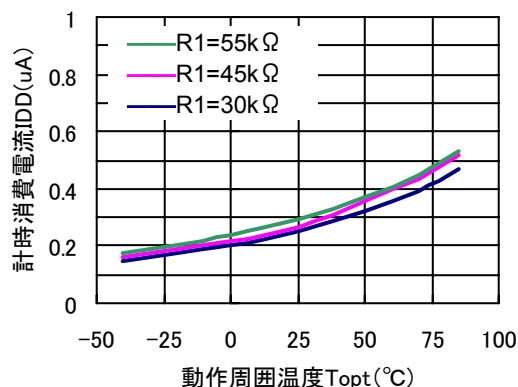
Topt : 25°C

計時消費電流(32K出力非出力時) vs 電源電圧特性  
(ECO=ON, SCL=SDA=V<sub>SS</sub>,)計時消費電流(32K出力非出力時) vs 電源電圧特性  
(ECO=OFF, SCL=SDA=V<sub>SS</sub>, CLKC=V<sub>SS</sub>,)計時消費電流(32K出力時) vs 電源電圧特性  
(ECO=ON, SCL=SDA=V<sub>SS</sub>, CLKC=V<sub>DD</sub>,)計時消費電流(32K出力時) vs 電源電圧特性  
(ECO=OFF, SCL=SDA=V<sub>SS</sub>, CLKC=V<sub>DD</sub>,)

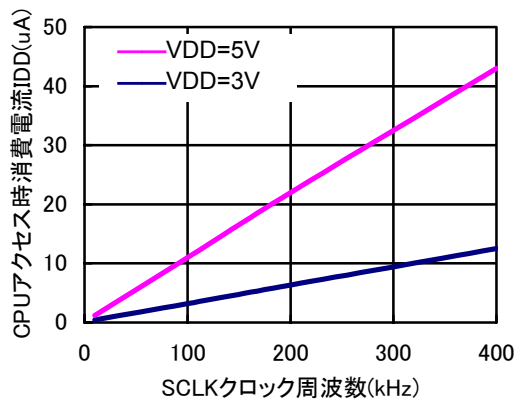
計時消費電流 vs 周囲温度特性  
(ECO=ON,  $V_{DD}=3V$ ,  $SCL=SDA=V_{SS}$ )



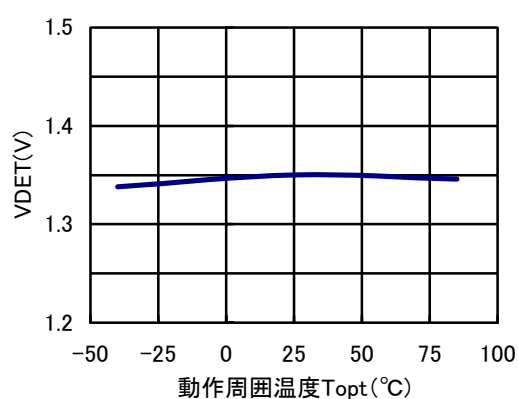
計時消費電流 vs 周囲温度特性  
(ECO=OFF,  $V_{DD}=3V$ ,  $SCL=SDA=V_{SS}$ )



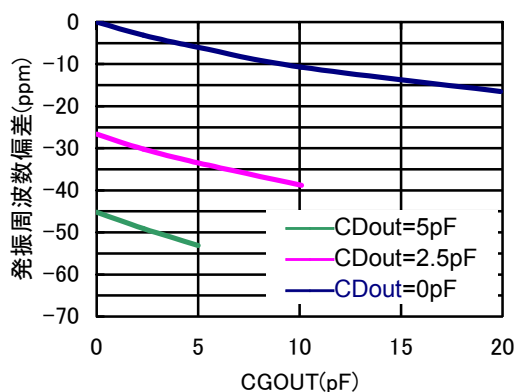
CPUアクセス時消費電流 vs SCLクロック周波数特性  
(CLKC= $V_{SS}$ )



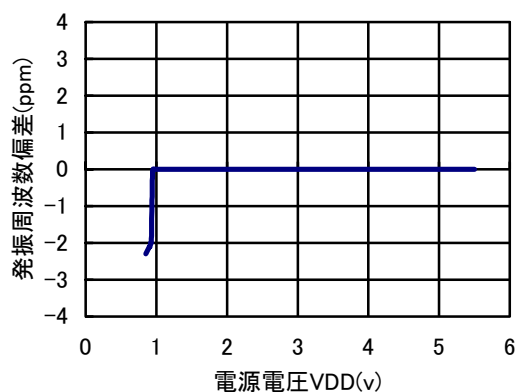
電源電圧検出電圧(VDET) vs 周囲温度特性  
(-30 to +70°C)



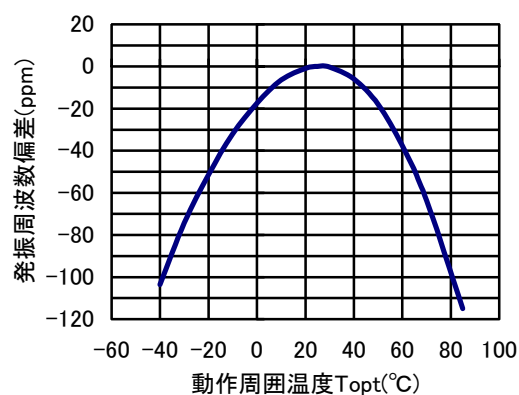
発振周波数偏差 vs 外付けCG特性  
( $V_{DD}=3V$ ,  $CG_{out}=CD_{out}=0pF$ 基準)



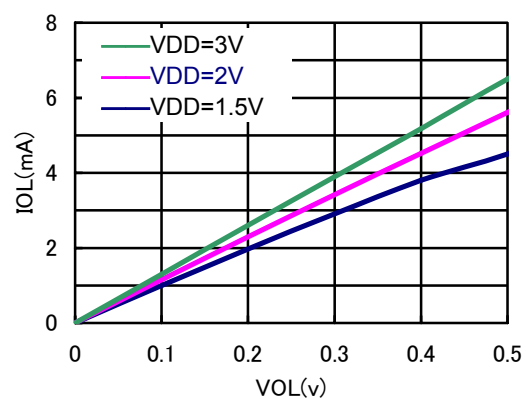
発振周波数偏差 vs 電源電圧特性  
( $V_{DD}=3V$ 基準)



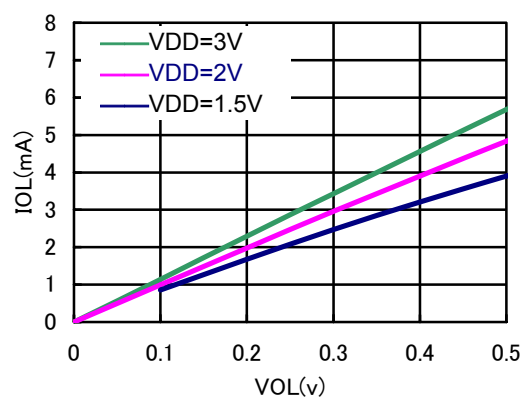
## 発振周波数偏差 vs 周囲温度特性

(V<sub>DD</sub>=3V, T<sub>opt</sub>=25°C基準)V<sub>OL</sub> vs I<sub>OL</sub>特性

(SDA端子)

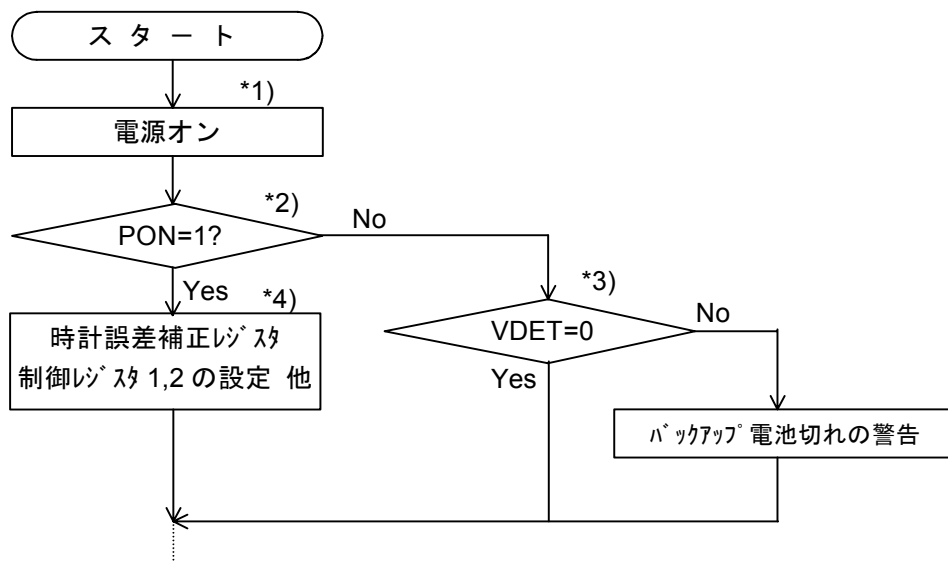
V<sub>OL</sub> vs I<sub>OL</sub>特性

(INTRA, INTRB, INTR端子)



## ■ ソフト処理例

### ● 電源 ON 時の初期化の手続き



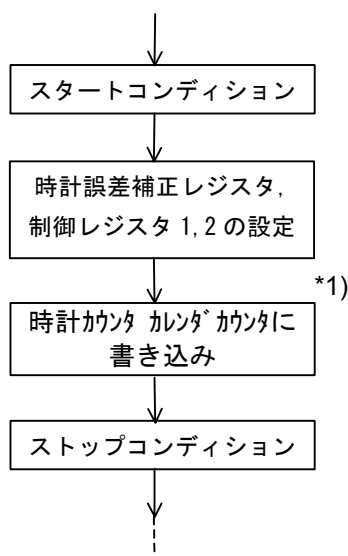
\*1) 0Vからの電源オン後、発振が開始すればアクセスは可能になります。発振開始時間は基板の状況、電源の立ち上がりカーブ、水晶振動子などにより大きくバラつきますが、概ね0.1～1.0秒かかります。

\*2) PON=0の時は、電源が0Vから立ち上がったものではなく、バックアップから立ち上がったことを意味します。詳細は「P.37 ■パワーオンリセットと発振停止検出機能と電源電圧監視」を参照ください。

\*3) 電源電圧監視を行ってない場合には、この作業は不要です。

\*4) 時計誤差補正レジスタの設定、割り込み周期の設定など通常の初期設定を行います。これらのレジスタは全体の制御に関わるレジスタ群です。defaultのまま変更しない場合でも、電源が0Vから立ち上がった折は設定を行う事をお奨めします。

### ● 時計・カレンダーの書き込み



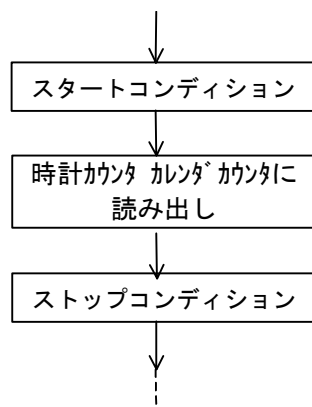
\*1) 秒カウンタに書き込みを行うと秒未満の分周段はリセットされます。

時刻の書き込み時はP.29 ■特殊条件下のデータ転送も参照してください。



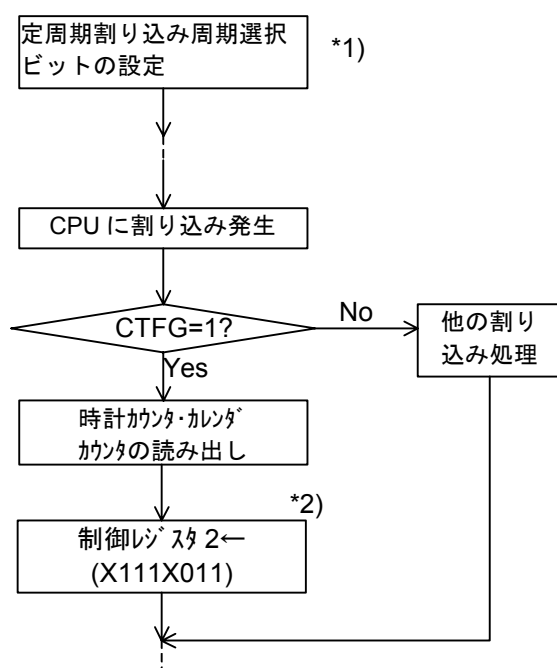
## ● 時計・カレンダーの読み出し

### (1) 通常の読み出し方法



時刻の書き込み時はP.29 ●特殊条件下のデータ転送も参照してください。

### (2) 定周期割り込みを用いて読み出す場合



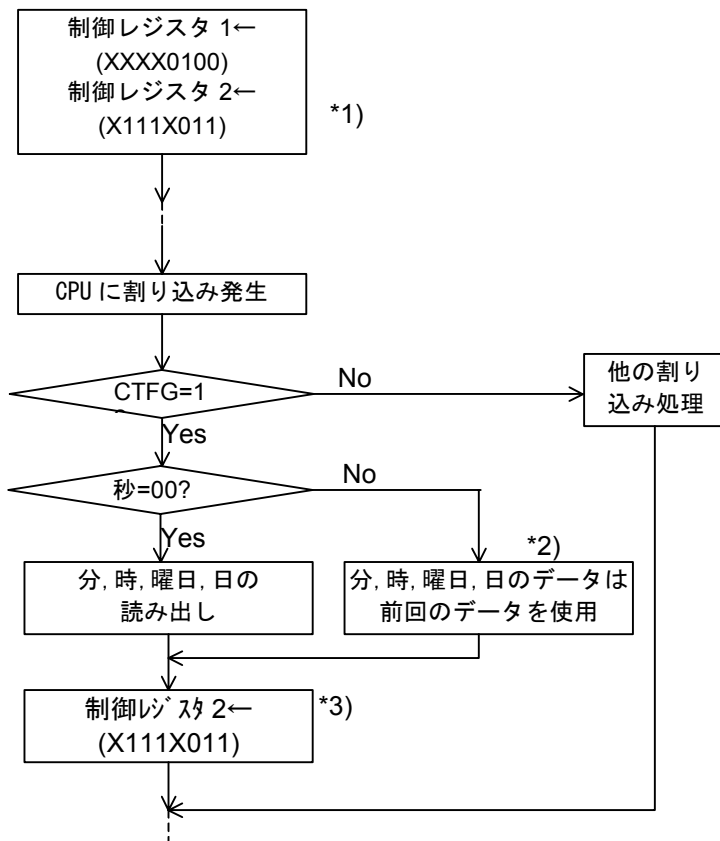
\*1) 定周期割り込みの波形はレベルモードを使用します。

\*2) CTFG=0にすることによりCPUの割り込みを解除します。

## (3) 定周期割り込みを用いて読み出す場合(応用編)

時刻データを普通の時計のように時刻の表示等に用いる場合、全ての時刻データを毎回読み出す必要はありません。以下のような方法で大幅に読み出し負荷を軽減出来ます。

時刻表示、XX日XX曜日XX時XX分XX秒を行う場合



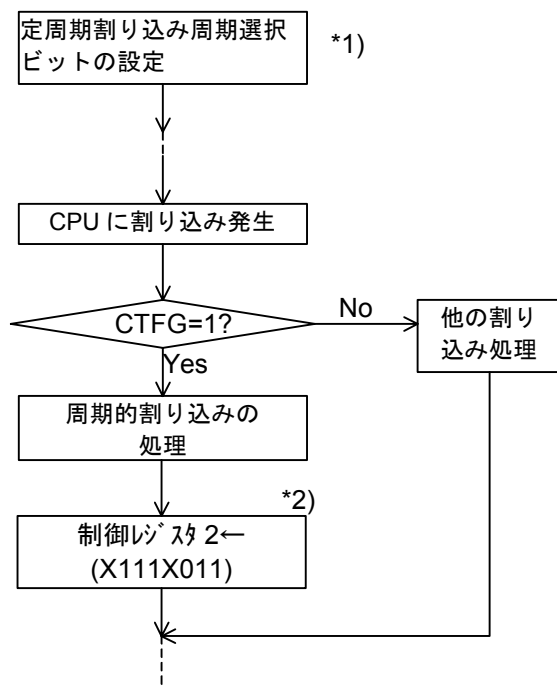
\*1) 定周期割り込みのレベルモード割り込みを使用します。

\*2) 時刻書き込み後の1番初めの読み出しだけ表示する全部の時刻データの読み出しが必要です。

\*3) CTFG=0にすることによりCPUの割り込みを解除します。

## ● 割り込み処理

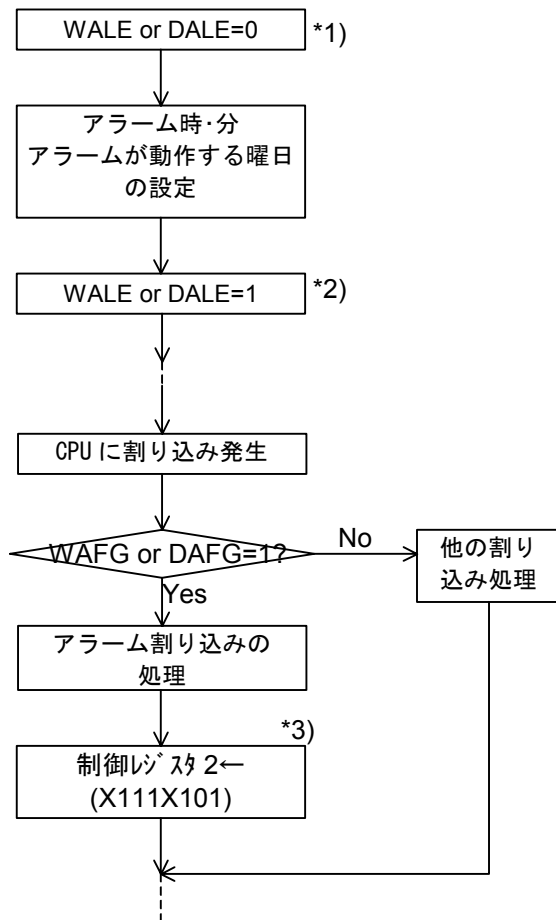
### (1) 一定周期割り込み



\*1) 定周期割り込みの波形はレベルモードを使用します。

\*2) CTFG=0にすることによりCPUの割り込みを解除します。

## (2) アラーム一致割り込み



\*1) アラームの時刻を設定する前に、設定中のアラーム時刻と現在時刻が一致してしまう場合を想定して、WALEまたはDALE=0とすることにより、アラーム動作を1時停止させます。

\*2) アラームの全設定終了後、アラームを有効にします。

\*3) アラームを一時解除します。

Alarm\_Wを使用している時は(X111X101)

Alarm\_Dを使用している時は(X111X110)

を書き込みます。



本ドキュメント掲載の技術情報及び半導体のご使用につきましては以下の点にご注意ください。

1. 本ドキュメントに記載しております製品及び製品仕様は、改良などのため、予告なく変更することがあります。又、製造を中止する場合がありますので、ご採用にあたりましては当社又は販売店に最新の情報をお問合せください。
2. 文書による当社の承諾なしで、本ドキュメントの一部、又は全部をいかなる形でも転載又は複製されることは、堅くお断り申し上げます。
3. 本ドキュメントに記載しております製品及び技術情報のうち、「外国為替及び外国貿易管理法」に該当するものを輸出される場合、又は国外に持ち出される場合は、同法に基づき日本国政府の輸出許可が必要です。
4. 本ドキュメントに記載しております製品及び技術情報は、製品を理解していただくためのものであり、その使用に関して当社及び第三者の知的財産権その他の権利に対する保証、又は実施権の許諾を意味するものではありません。
5. 本ドキュメントに記載しております製品は、標準用途として一般的電子機器（事務機、通信機器、計測機器、家電製品、ゲーム機など）に使用されることを意図して設計されております。故障や誤動作が人命を脅かしたり、人体に危害を及ぼす恐れのある特別な品質、信頼性が要求される装置（航空宇宙機器、原子力制御システム、交通機器、輸送機器、燃焼機器、各種安全装置、生命維持装置等）に使用される際には、必ず事前に当社にご相談ください。
6. 当社は品質、信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生します。故障の結果として人身事故、火災事故、社会的な損害等を生じさせない冗長設計、延焼対策設計、誤動作防止設計等安全設計に十分ご注意ください。誤った使用又は不適切な使用に起因するいかなる損害等についても、当社は責任を負いかねますのでご了承ください。
7. 本ドキュメントに記載しております製品は、耐放射線設計はなされておられません。
8. 本ドキュメント記載製品に関する詳細についてのお問合せ、その他お気づきの点がございましたら当社又は販売店までご照会ください。

## 株式会社リコー 電子デバイスカンパニー



■リコーは、1999年度の日本経営品質賞を受賞しました。

リコーは、今後ともお客様満足度の向上を目指し、この経営品質向上プログラムとその成果を社会の皆様と共有していきます。



■「ISO 14001」の認証を取得しています。

リコーグループは、国内・海外の全生産拠点に加え、国内販売グループ会社で環境マネジメントシステムの国際規格である、「ISO 14001」の認証を取得しています。



■鉛フリー製品は全てRoHS指令準拠しております。

全面鉛フリー化を完了し、RoHS指令に適合しました。2006年4月1日以降は基本的に鉛フリー品のみを納入いたします。

●お問い合わせ・ご用命は…

リコー電子デバイスに関する詳しい内容をお知りになりたい方は下記へアクセスしてください。

<http://www.ricoh.co.jp/LSI/>

本ドキュメント掲載製品に関するお問い合わせは下記宛までお願いします。

- 東日本地区 〒222-8530 横浜市港北区新横浜3-2-3  
045(477)1705/1706(直) FAX 045(477)1694
- 西日本地区 〒563-8501 大阪府池田市姫室町13-1  
072(748)6262(直) FAX 072(753)2120